

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

Jc970 U.S. PRO
09/770214
01/29/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2000年 1月31日

出 願 番 号
Application Number:

特願2000-023132

出 願 人
Applicant (s):

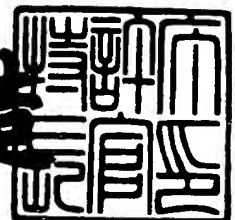
株式会社リコー

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年12月 1日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2000-3099474

【書類名】 特許願

【整理番号】 9906169

【提出日】 平成12年 1月31日

【あて先】 特許庁長官殿

【国際特許分類】 H04N 1/40

【発明の名称】 画像処理装置

【請求項の数】 4

【発明者】

 【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

 【氏名】 樽木 杉高

【発明者】

 【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

 【氏名】 波塚 義幸

【発明者】

 【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

 【氏名】 高橋 祐二

【発明者】

 【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

 【氏名】 宮崎 秀人

【発明者】

 【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

 【氏名】 野水 泰之

【発明者】

 【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

 【氏名】 川本 啓之

【発明者】

 【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

 【氏名】 石井 理恵

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 刀根 剛治

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 宮崎 慎也

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 吉澤 史男

【発明者】

【住所又は居所】 東京都大田区中馬込 1 丁目 3 番 6 号 株式会社リコー内

【氏名】 福田 拓章

【特許出願人】

【識別番号】 000006747

【氏名又は名称】 株式会社リコー

【代理人】

【識別番号】 100104190

【弁理士】

【氏名又は名称】 酒井 昭徳

【手数料の表示】

【予納台帳番号】 041759

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9810808

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 画像処理装置

【特許請求の範囲】

【請求項 1】 原稿の表裏両面の画像データを同時に読み取る読取手段と、
画像データに圧縮処理をおこなう圧縮手段と、を有する画像処理装置において

前記読取手段により読み取られた表面の画像データを圧縮する圧縮処理と前記
読取手段により読み取られた裏面の画像データを圧縮する圧縮処理との間に時間
差を生じるように表面と裏面の画像データを前記圧縮手段へ送出するタイミング
を制御する制御手段を備えたことを特徴とする画像処理装置。

【請求項 2】 原稿の表裏両面の画像データを同時に読み取る読取手段と、
前記読取手段により読み取られた画像データを格納する格納手段と、
前記格納手段により格納された画像データに対して圧縮処理をおこなう圧縮手
段と、

前記格納手段を制御して前記圧縮手段において圧縮する画像データのうち表面
の画像データの圧縮処理と裏面の画像データの圧縮処理を別々のタイミングでお
こなう制御手段と、

を備えたことを特徴とする画像処理装置。

【請求項 3】 原稿の表裏両面の画像データを同時に読み取る読取手段と、
前記読取手段により読み取られた画像データのうち表面の画像データと裏面の
画像データのそれぞれについて、1 ライン m 画素とする n ラインからなる $m \times n$
画素の画像データに区分けする区分け手段と、

前記区分け手段により区分けされた画像データを格納する格納手段と、

$m \times n$ 画素の画像データを一括して圧縮する圧縮手段と、

前記格納手段と圧縮手段とを接続し、前記圧縮手段に入力する画像データを表
面の画像データと裏面との画像データとの間で切り替える切替手段と、

前記区分け手段により区分けされた $m \times n$ 画素の画像データのうち $(n - 1)$
ライン分の画像データを前記格納手段に送出し、残りの 1 ライン分の画像データ
については前記圧縮手段に直接送出するとともに、前記格納手段に格納された m

× (n - 1) 画素の画像データを前記圧縮手段に送出する制御をおこなう送出制御手段と、

を備えたことを特徴とする画像処理装置。

【請求項 4】 原稿の表裏両面の画像データを同時に読み取る読取手段と、前記読取手段により読み取られた画像データのうちの表面の画像データに対して画像処理をおこなう表面画像処理手段と、

前記読取手段により読み取られた画像データのうちの裏面の画像データに対して画像処理をおこなう裏面画像処理手段と、

前記読取手段に読み取られた画像データが表面の画像データであるか裏面の画像データであるかを識別する識別情報を付加する付加手段と、

前記表面画像処理手段と前記裏面画像処理手段とを接続し画像データの送受信をおこなう際に使用する共通線と、

を備えたことを特徴とする画像処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、画像処理、特に、原稿の表裏両面の画像データを読み込み画像処理する画像処理装置に関する。

【0002】

【従来の技術】

従来、画像処理装置は様々なものが開発されており、近年では環境への配慮から、両面印刷された両面原稿を処理できる画像処理装置が存在する。両面原稿を複写する両面複写装置や電子ファイリング装置においては、両面原稿に記載された情報をファイリングする場合、イメージスキャナーなどの画像読取装置によりこれら原稿を読み取る操作をおこなっている。

【0003】

簡易な画像読取装置では、片面のみの読取機能を補うべく、表面の読み取り後にオペレータが原稿を反転させて裏面の読み取りをおこなう。また、簡易な両面読取装置では、一旦表面を読み取った後、機械的な機構にて原稿を反転させてか

ら裏面を読み取る。

【 0 0 0 4 】

しかしながら、片面のみの読取をおこなう画像読取装置では、ユーザの負担がおおく、かつ、読取に時間がかかる不都合がある。一方、機械的な反転機能を有する両面読取装置では、機械的な機構に起因する支障、たとえば、反転の際の紙詰まりや、機械的な故障が発生するという不都合がある。この不都合を解消するため、表面と裏面の両側に読取装置を設け、表面と裏面を同時に読み取る画像処理装置が知られている。この画像読取装置を用いることにより、高速に、かつ、故障の少ない両面複写等の画像処理が可能となる。

【 0 0 0 5 】

ここで、従来の両面読取をおこなう画像処理装置の一例として両面複写機能を有するデジタル複合機について説明する。図 1 5 は従来の両面複写機の構成の一例を示すブロック図である。図 1 5 に示すように、デジタル複合機は、読取ユニット 1 5 0 1、画像処理ユニット 1 5 0 2、ビデオ制御部 1 5 0 3、書込ユニット 1 5 0 4 の一連の各構成部、さらにはメモリー制御ユニット 1 5 0 5 およびメモリー・モジュール 1 5 0 6 によって形成される複写機を構成する部分（複写機部分）と、プロセス・コントローラ 1 5 1 1 と、RAM 1 5 1 2 と、ROM 1 5 1 3 と、マザーボード 1 5 1 1 を介して、追加的にファクシミリ制御ユニット 1 5 1 2、プリンター制御ユニット 1 5 1 3、スキャナー制御ユニット 1 5 1 4 等のユニットが接続された構成となっている。

【 0 0 0 6 】

また、マザーボード 1 5 1 1 は、表面の画像データを転送する表面画像転送バス 1 5 1 5 a および裏面の画像データを転送する裏面画像転送バス 1 5 1 5 b とから構成される。これは、読取ユニット 1 5 0 1 で同時に読み取られた画像データが、通常、同一のタイミングで、かつ、同一のデータ構成で転送されるために必要とされるものである。また、画像転送バスは、外付けのスキャナー制御ユニット 1 5 1 4 で両面読取された画像データを入力するためにも 2 本必要とされる。

【 0 0 0 7 】

読取ユニット 1 5 0 1 は、原稿の表面を読み取る表面読取ユニット 1 5 0 1 a、原稿の裏面を読み取る裏面読取ユニット 1 5 0 1 b とから構成される。同様に、画像処理ユニット 1 5 0 2 についても、表面画像処理ユニット 1 5 0 2 a および裏面画像処理ユニット 1 5 0 2 b とから構成される。さらに、ビデオ制御部 1 5 0 3 についても、表面ビデオ制御部 1 5 0 3 a および裏面ビデオ制御部 1 5 0 3 b とから構成される。

【 0 0 0 8 】

画像処理装置で両面読取をおこなう際には、同時に入力する画像データの容量が片面読取の画像処理装置に比して 2 倍となる。したがって、メモリー・モジュール 1 5 0 6 における画像データの効率的な格納を目的として、また、各種バスにおける画像データの効率的な転送を目的として、読み取られた画像データは圧縮される。

【 0 0 0 9 】

ここで、画像データの圧縮処理について説明する。図 1 6 は、メモリー制御ユニット 1 5 0 5 におけるデータ圧縮部の構成の一例を示すブロック図であり、図 1 7 は、その処理タイミングを示す説明図である。

【 0 0 1 0 】

図 1 6 において、データ圧縮部 1 6 0 1 は、表面画像データおよび裏面画像データをそれぞれ格納する表面格納部 1 6 0 2 a および裏面格納部 1 6 0 2 b と、表面画像データおよび裏面画像データをそれぞれ圧縮する表面圧縮器 1 6 0 3 a および裏面圧縮器 1 6 0 3 b と、表面格納部 1 6 0 2 a と裏面格納部 1 6 0 2 b と表面圧縮器 1 6 0 3 a と裏面圧縮器 1 6 0 3 b を制御する制御部 1 6 0 4 と、から構成される。

【 0 0 1 1 】

なお、以降において添字 a および b は、表面画像データおよび裏面画像データにかかわる各部をそれぞれ指し示すものとし、特に区別不要の場合は、添字を付さないものとする。

【 0 0 1 2 】

格納部 1 6 0 2 は、複数の 1 ポート F I F O メモリー FM 1、FM 2、FM 3

、FM4 および FM5 から構成されるラインメモリー群 1 6 0 5 と、画像データの出力先を切り替える出力切替器 1 6 0 6 と、画像データの入力先を F I F O メモリー FM1 および FM2 間で切り替える入力切替器 1 6 0 7 と、から構成される。

【0 0 1 3】

なお、ここでは説明の簡単のために、圧縮器 1 6 0 3 で圧縮する圧縮領域としては、図 1 8 に示すように主走査（画素）方向に 4 画素、副走査（ライン）方向に 4 ラインからなる 1 ライン 4 画素×4 ラインの矩形領域とする。

【0 0 1 4】

図 1 7 に示したように、表面の画像データの圧縮については、まず、表面矩形領域の第 1 ラインの画像データを F I F O メモリー FM1 a にライトする（書き込む）。つぎに、第 2 ラインの画像データを F I F O メモリー FM3 a に、第 3 ラインの画像データを F I F O メモリー FM4 a に、第 4 ラインの画像データを F I F O メモリー FM5 a に順次書き込む。この際の画像データの切り分け作業は、制御部 1 6 0 4 の制御の下、表面出力切替器 1 6 0 6 a がおこなう。

【0 0 1 5】

F I F O メモリー FM5 a に画像データを書き込んだ段階で、表面圧縮器 1 6 0 3 a で圧縮すべき 4 ラインがそろうので、つぎに、F I F O メモリー FM1 a 、FM3 a 、FM4 a および FM5 a に格納された第 1 ラインから第 4 ラインの画像データをリードし（読み出し）、表面圧縮器 1 6 0 3 a に送出する。この送出制御は、制御部 1 6 0 4 がおこなう。表面圧縮器 1 6 0 3 a は、入力された 4 ライン分の画像データを一括して圧縮し、圧縮された画像データを出力する。この圧縮された画像データは、メモリー・モジュール 1 5 0 6 に格納される。

【0 0 1 6】

一方、第 4 ラインの画像データが F I F O メモリー FM5 a に書き込まれた後、つぎの表面矩形領域の最初のラインの画像データ（第 5 ラインの画像データ）が入力される。制御部 1 6 0 4 は、メモリー使用の競合回避のため、この第 5 ラインの画像データを F I F O メモリー FM2 a に書き込む制御をおこなう。

【0 0 1 7】

その後第 6 ラインの画像データを F I F O メモリー FM 3 a に、第 7 ラインのデータを F I F O メモリー FM 4 a に、第 8 ラインの画像データを F I F O メモリー FM 5 a に順次書き込む。

【 0 0 1 8 】

制御部 1 6 0 4 は、つぎの矩形領域の第 9 ラインの画像データを F I F O メモリー 1 a に書き込む制御をおこないつつ、F I F O メモリー FM 2 a、FM 3 a、FM 4 a および FM 5 a に格納された第 5 ラインから第 8 ラインの画像データを読み出し、表面圧縮器 1 6 0 3 a に送出する。この処理を繰り返すことにより、順次入力する一連の表面の画像データを滞りなく圧縮することが可能となる。

【 0 0 1 9 】

一方、裏面の画像データも、表面の画像データと同時にデータ圧縮部 1 6 0 1 に入力する。その処理内容は、表面の画像データと同様であるので説明を省略するが、制御部 1 6 0 4 の制御の下、4 ラインごとに圧縮動作を繰り返し、順次入力する一連の裏面の画像データを滞りなく圧縮することが可能となる。

【 0 0 2 0 】

このように、両面の画像データが入力してくる場合は、片面のデータに比して 2 倍の処理が必要となるので、データの圧縮に関する処理が装置の使い勝手を含めて装置性能を左右する重要な要素となっていた。換言すれば、従来の両面読取をおこなう画像処理装置では、表面の画像データ用と裏面の画像データ用との 2 つの圧縮器を備えることにより、両面の画像データを高速に入力しつつ、データ転送およびデータ格納を効率的におこなっていた。

【 0 0 2 1 】

また、両面読取をおこなう装置としては、表面にしか画像のない片面原稿を読み取る場合に、裏面の画像処理ブロックも有効に活用する装置『画像読取装置』（特開平 1 0 - 3 3 6 3 9 6）等が考案されている。

【 0 0 2 2 】

【発明が解決しようとする課題】

しかしながら、従来の両面読取を同時におこなう画像処理装置では、圧縮器を 2 つ備え、また、データバスも表面および裏面についてそれぞれ設けなくてはな

らないため、処理回路が肥大化するという問題点があった。

【 0 0 2 3 】

特に、各機能ユニットを独立の構成として、機能向上にともない当該機能ユニットを取り替えるようなデジタル複合機にあっては、装置の構成上、できる限り装置規模を小さくする必要がある。

【 0 0 2 4 】

この発明は、上述した従来技術による問題点を解消するため、原稿の両面を同時に読み取りつつ、処理回路の削減を図ることのできる画像処理装置を提供することを目的とする。

【 0 0 2 5 】

【課題を解決するための手段】

上述した課題を解決し、目的を達成するため、請求項 1 に記載の発明にかかる画像処理装置は、原稿の表裏両面の画像データを同時に読み取る読取手段と、画像データに圧縮処理をおこなう圧縮手段と、を有する画像処理装置において、前記読取手段により読み取られた表面の画像データを圧縮する圧縮処理と前記読取手段により読み取られた裏面の画像データを圧縮する圧縮処理との間に時間差を生じるように表面と裏面の画像データを前記圧縮手段へ送出するタイミングを制御する制御手段を備えたことを特徴とする。

【 0 0 2 6 】

この請求項 1 に記載の発明によれば、表面の画像データの画像処理と裏面の画像データの画像処理との処理タイミングをずらして、処理回路を共有することができる。

【 0 0 2 7 】

また、請求項 2 に記載の発明にかかる画像処理装置は、原稿の表裏両面の画像データを同時に読み取る読取手段と、前記読取手段により読み取られた画像データを格納する格納手段と、前記格納手段により格納された画像データに対して圧縮処理をおこなう圧縮手段と、前記格納手段を制御して前記圧縮手段において圧縮する画像データのうち表面の画像データの圧縮処理と裏面の画像データの圧縮処理を別々のタイミングでおこなう制御手段と、を備えたことを特徴とする。

【 0 0 2 8 】

この請求項 2 に記載の発明によれば、表面の画像データの圧縮処理と裏面の画像データの圧縮処理をおこなう圧縮手段を共有することができる。

【 0 0 2 9 】

また、請求項 3 に記載の発明にかかる画像処理装置は、原稿の表裏両面の画像データを同時に読み取る読取手段と、前記読取手段により読み取られた画像データのうち表面の画像データと裏面の画像データのそれぞれについて、1 ライン m 画素とする n ラインからなる $m \times n$ 画素の画像データに区分けする区分け手段と、前記区分け手段により区分けされた画像データを格納する格納手段と、 $m \times n$ 画素の画像データを一括して圧縮する圧縮手段と、前記格納手段と圧縮手段とを接続し、前記圧縮手段に入力する画像データを表面の画像データと裏面との画像データとの間で切り替える切替手段と、前記区分け手段により区分けされた $m \times n$ 画素の画像データのうち $(n - 1)$ ライン分の画像データを前記格納手段に送出し、残りの 1 ライン分の画像データについては前記圧縮手段に直接送出するとともに、前記格納手段に格納された $m \times (n - 1)$ 画素の画像データを前記圧縮手段に送出する制御をおこなう送出制御手段と、を備えたことを特徴とする。

【 0 0 3 0 】

この請求項 3 に記載の発明によれば、表面の画像データの圧縮処理と裏面の画像データの圧縮処理をおこなう圧縮手段を共有するとともに格納手段において格納される画像データの容量を少なくすることができる。

【 0 0 3 1 】

また、請求項 4 に記載の発明にかかる画像処理装置は、原稿の表裏両面の画像データを同時に読み取る読取手段と、前記読取手段により読み取られた画像データのうちの表面の画像データに対して画像処理をおこなう表面画像処理手段と、前記読取手段により読み取られた画像データのうちの裏面の画像データに対して画像処理をおこなう裏面画像処理手段と、前記読取手段に読み取られた画像データが表面の画像データであるか裏面の画像データであるかを識別する識別情報を付加する付加手段と、前記表面画像処理手段と前記裏面画像処理手段とを接続し画像データの送受信をおこなう際に使用する共通線と、を備えたことを特徴とす

る。

【 0 0 3 2 】

この請求項 4 に記載の発明によれば、画像データが表面の画像データであるか裏面の画像データであるかの識別が可能となり、表面処理と裏面処理に別々のデータバスを用意する必要がなく、単一のデータバスで表面と裏面の画像データの送受信をおこなうことができる。

【 0 0 3 3 】

【発明の実施の形態】

以下に添付図面を参照して、この発明にかかる画像処理装置の好適な実施の形態を詳細に説明する。

【 0 0 3 4 】

〔実施の形態 1〕

まず、本実施の形態にかかる画像処理装置の原理について説明する。図 1 は、この発明の本実施の形態にかかる画像処理装置の構成を機能的に示すブロック図である。図 1 において、画像処理装置は、以下に示す 5 つのユニットを含む構成である。

【 0 0 3 5 】

上記 5 つのユニットとは、画像データ制御ユニット 1 0 0 と、画像データを読み取る画像読取ユニット 1 0 1 と、画像を蓄積する画像メモリーを制御して画像データの書込み／読出しをおこなう画像メモリー制御ユニット 1 0 2 と、画像データに対し加工編集等の画像処理を施す画像処理ユニット 1 0 3 と、画像データを転写紙等へ書き込む画像書込ユニット 1 0 4 と、である。

【 0 0 3 6 】

上記各ユニットは、画像データ制御ユニット 1 0 0 を中心に、画像読取ユニット 1 0 1 と、画像メモリー制御ユニット 1 0 2 と、画像処理ユニット 1 0 3 と、画像書込ユニット 1 0 4 とがそれぞれ画像データ制御ユニット 1 0 0 に接続されている。

【 0 0 3 7 】

(画像データ制御ユニット 1 0 0)

画像データ制御ユニット 1 0 0 によりおこなわれる処理としては以下のようなものがある。

【 0 0 3 8 】

たとえば、

- (1) データのバス転送効率を向上させるためのデータ圧縮処理（一次圧縮）
 - (2) 一次圧縮データの画像データへの転送処理、
 - (3) 画像合成処理（複数ユニットからの画像データを合成することが可能である。また、データバス上での合成も含む。）、
 - (4) 画像シフト処理（主走査および副走査方向の画像のシフト）、
 - (5) 画像領域拡張処理（画像領域を周辺へ任意量だけ拡大することが可能）
 - (6) 画像変倍処理（たとえば、5 0 % または 2 0 0 % の固定変倍）、
 - (7) パラレルバス・インターフェース処理、
 - (8) シリアルバス・インターフェース処理（後述するプロセス・コントローラ 2 1 1 とのインターフェース）、
 - (9) パラレルデータとシリアルデータのフォーマット変換処理、
 - (1 0) 画像読取ユニット 1 0 1 とのインターフェース処理、
 - (1 1) 画像処理ユニット 1 0 3 とのインターフェース処理、
 - (1 2) データの伸張処理、
- 等である。

【 0 0 3 9 】

(画像読取ユニット 1 0 1)

画像読取ユニット 1 0 1 によりおこなわれる処理としては以下のようなものがある。

【 0 0 4 0 】

たとえば、

- (1) 光学系による原稿反射光の読み取り処理、
- (2) CCD (C h a r g e C o u p l e d D e v i c e : 電荷結合素子

）での電気信号への変換処理、

（３）Ａ／Ｄ変換器でのデジタル化处理、

（４）シェーディング補正処理（光源の照度分布ムラを補正する処理）、

（５）スキャナ－ γ 補正処理（読み取り系の濃度特性を補正する処理）、

等である。

【 0 0 4 1 】

（画像メモリー制御ユニット 1 0 2）

画像メモリー制御ユニット 1 0 2 によりおこなわれる処理としては以下のよう
なものがある。

【 0 0 4 2 】

たとえば、

（１）システム・コントローラーとのインターフェース制御処理、

（２）パラレルバス制御処理（パラレルバスとのインターフェース制御処理）

（３）ネットワーク制御処理、

（４）シリアルバス制御処理（複数の外部シリアルポートの制御処理）、

（５）内部バスインターフェース制御処理（操作部とのコマンド制御処理）、

（６）ローカルバス制御処理（システム・コントローラーを起動させるための
ROM、RAM、フォントデータのアクセス制御処理）、

（７）メモリー・モジュールの動作制御処理（メモリー・モジュールの書き込
み／読み出し制御処理等）、

（８）メモリー・モジュールへのアクセス制御処理（複数のユニットからのメ
モリー・アクセス要求の調停をおこなう処理）、

（９）表面および裏面の画像データの圧縮／伸張処理（メモリー有効活用のため
のデータ量の削減するための処理）、

（１０）画像編集処理（メモリー領域のデータクリア、画像データの回転処理、
メモリー上での画像合成処理等）、

（１１）読取ユニットから入力する表面および裏面の画像データの入力制御、
等である。

【 0 0 4 3 】

(画像処理ユニット 1 0 3)

画像処理ユニット 1 0 3 によりおこなわれる処理としては以下のようなものがある。

【 0 0 4 4 】

たとえば、

- (1) シェーディング補正処理 (光源の照度分布ムラを補正する処理)、
 - (2) スキャナー γ 補正処理 (読み取り系の濃度特性を補正する処理)、
 - (3) M T F 補正処理、
 - (4) 平滑処理、
 - (5) 主走査方向の任意変倍処理、
 - (6) 濃度変換 (γ 変換処理: 濃度ノッチに対応)、
 - (7) 単純多値化処理、
 - (8) 単純二値化処理、
 - (9) 誤差拡散処理、
 - (10) ディザ処理、
 - (11) ドット配置位相制御処理 (右寄りドット、左寄りドット)、
 - (12) 孤立点除去処理、
 - (13) 像域分離処理 (色判定、属性判定、適応処理)、
 - (14) 密度変換処理、
- 等である。

【 0 0 4 5 】

(画像書込ユニット 1 0 4)

画像書込ユニット 1 0 4 によりおこなわれる処理としては以下のようなものがある。

【 0 0 4 6 】

たとえば、

- (1) エッジ平滑処理 (ジャギー補正処理)、
- (2) ドット再配置のための補正処理、

(3) 画像信号のパルス制御処理、
(4) パラレルデータとシリアルデータのフォーマット変換処理、
等である。

【0047】

(デジタル複合機のハードウェア構成)

つぎに、本実施の形態にかかる画像処理装置がデジタル複合機を構成する場合のハードウェア構成について説明する。図2は本実施の形態にかかる画像処理装置のハードウェア構成の一例を示すブロック図である。なお、以降において、添字aは表面の画像データを処理する各部位に付し、添字bは裏面の画像データを処理する各部位に付することとし、総称する場合には添字を付さないものとする。

【0048】

図2のブロック図において、本実施の形態にかかる画像処理装置は、表面読取ユニット201aと、裏面読取ユニット201bと、表面センサー・ボード・ユニット202aと、裏面センサー・ボード・ユニット202bと、画像データ制御部203と、表面画像処理プロセッサ204aと、裏面画像処理プロセッサ204bと、ビデオ・データ制御部205と、作像ユニット(エンジン)206とを備える。また、本実施の形態にかかる画像処理装置は、シリアルバス210を介して、プロセス・コントローラ211と、RAM212と、ROM213とを備える。

【0049】

また、本実施の形態にかかる画像処理装置は、パラレルバス220を介して、画像メモリー・アクセス制御部221とファクシミリ制御ユニット224とを備え、さらに、画像メモリー・アクセス制御部221に接続されるメモリー・モジュール222と、システム・コントローラ231と、RAM232と、ROM233と、操作パネル234とを備える。

【0050】

ここで、上記各構成部と、図1に示した各ユニット100～104との関係について説明する。すなわち、読取ユニット201およびセンサー・ボード・ユニ

ット 2 0 2 により、図 1 に示した画像読取ユニット 1 0 1 の機能を実現する。また同様に、画像データ制御部 2 0 3 により、画像データ制御ユニット 1 0 0 の機能を実現する。また同様に、画像処理プロセッサ 2 0 4 により画像処理ユニット 1 0 3 の機能を実現する。

【 0 0 5 1 】

また同様に、ビデオ・データ制御部 2 0 5 および作像ユニット（エンジン） 2 0 6 により画像書込ユニット 1 0 4 を実現する。また同様に、画像メモリー・アクセス制御部 2 2 1 およびメモリー・モジュール 2 2 2 により画像メモリー制御ユニット 1 0 2 を実現する。

【 0 0 5 2 】

つぎに、各構成部の内容について説明する。原稿を光学的に読み取る読取ユニット 2 0 1 は、ランプとミラーとレンズから構成され、原稿に対するランプ照射の反射光をミラーおよびレンズにより受光素子に集光する。また、本実施の形態では、画像データを原稿の表面と裏面とから得るので、ランプ、ミラーおよび受光素子はそれぞれ 2 つ必要である。

【 0 0 5 3 】

受光素子、たとえば CCD は、センサー・ボード・ユニット 2 0 2 に搭載され、CCD において電気信号に変換された画像データはデジタル信号に変換された後、センサー・ボード・ユニット 2 0 2 から出力（送信）される。

【 0 0 5 4 】

センサー・ボード・ユニット 2 0 2 から出力（送信）された画像データは画像データ制御部 2 0 3 に入力（受信）される。機能デバイス（処理ユニット）およびデータバス間における画像データの伝送は画像データ制御部 2 0 3 がすべて制御する。

【 0 0 5 5 】

画像データ制御部 2 0 3 は、画像データに関し、センサー・ボード・ユニット 2 0 2、パラレルバス 2 2 0、画像処理プロセッサ 2 0 4 間のデータ転送、画像データに対するプロセス・コントローラ 2 1 1 と画像処理装置の全体制御を司るシステム・コントローラ 2 3 1 との間の通信をおこなう。また、RAM 2

1 2 はプロセス・コントローラ 2 1 1 のワークエリアとして使用され、ROM 2 1 3 はプロセス・コントローラ 2 1 1 のブートプログラム等を記憶している。

【 0 0 5 6 】

センサー・ボード・ユニット 2 0 2 から出力（送信）された画像データは画像データ制御部 2 0 3 を経由して必要に応じて表面および裏面で圧縮され、画像処理プロセッサ 2 0 4 に転送（送信）され、光学系およびデジタル信号への量子化にともなう信号劣化（スキャナー系の信号劣化とする）を補正し、再度、画像データ制御部 2 0 3 へ出力（送信）される。

【 0 0 5 7 】

画像メモリー・アクセス制御部 2 2 1 は、メモリー・モジュール 2 2 2 に対する画像データの書き込み／読み出しを制御する。また、パラレルバス 2 2 0 に接続される各構成部の動作を制御する。また、RAM 2 3 2 はシステム・コントローラ 2 3 1 のワークエリアとして使用され、ROM 2 3 3 はシステム・コントローラ 2 3 1 のブートプログラム等を記憶している。

【 0 0 5 8 】

操作パネル 2 3 4 は、画像処理装置がおこなうべき処理を入力する。たとえば、処理の種類（複写、ファクシミリ送信、画像読込、プリント等）および処理の枚数等を入力する。これにより、画像データ制御情報の入力をおこなうことができる。なお、ファクシミリ制御ユニット 2 2 4 の内容については後述する。

【 0 0 5 9 】

つぎに、読み取った画像データにはメモリー・モジュール 2 2 2 に蓄積して再利用するジョブと、メモリー・モジュール 2 2 2 に蓄積しないジョブとがあり、それぞれの場合について説明する。メモリー・モジュール 2 2 2 に蓄積する例としては、1 枚の原稿について複数枚を複写する場合に、読取ユニット 2 0 1 を 1 回だけ動作させ、読取ユニット 2 0 1 により読み取った画像データをメモリー・モジュール 2 2 2 に蓄積し、蓄積された画像データを複数回読み出すという方法がある。

【 0 0 6 0 】

メモリー・モジュール 2 2 2 を使わない例としては、1 枚の原稿を 1 枚だけ複写する場合に、読み取り画像データをそのまま再生すればよいので、画像メモリー・アクセス制御部 2 2 1 によるメモリー・モジュール 2 2 2 へのアクセスをおこなう必要はない。

【 0 0 6 1 】

まず、メモリー・モジュール 2 2 2 を使わない場合、画像処理プロセッサ 2 0 4 から画像データ制御部 2 0 3 へ転送されたデータは、再度画像データ制御部 2 0 3 から画像処理プロセッサ 2 0 4 へ戻される。画像処理プロセッサ 2 0 4 においては、センサー・ボード・ユニット 2 0 2 における CCD による輝度データを面積階調に変換するための画質処理をおこなう。

【 0 0 6 2 】

画質処理後の画像データは画像処理プロセッサ 2 0 4 からビデオ・データ制御部 2 0 5 に転送される。面積階調に変化された信号に対し、ドット配置に関する後処理およびドットを再現するためのパルス制御をおこない、その後、作像ユニット 2 0 6 において転写紙上に再生画像を形成する。

【 0 0 6 3 】

つぎに、メモリー・モジュール 2 2 2 に蓄積し画像読み出し時に付加的な処理、たとえば画像方向の回転、画像の合成等をおこなう場合の画像データの流について説明する。画像処理プロセッサ 2 0 4 から画像データ制御部 2 0 3 へ転送された画像データは、画像データ制御部 2 0 3 からパラレルバス 2 2 0 を経由して画像メモリー・アクセス制御部 2 2 1 に送られる。

【 0 0 6 4 】

ここでは、システム・コントローラ 2 3 1 の制御に基づいて画像データとメモリー・モジュール 2 2 2 のアクセス制御、外部 PC (パーソナル・コンピューター) 2 2 3 のプリント用データの展開、メモリー・モジュール 2 2 2 の有効活用のための画像データの圧縮／伸張をおこなう。

【 0 0 6 5 】

画像メモリー・アクセス制御部 2 2 1 へ送られた画像データは、データ圧縮後メモリー・モジュール 2 2 2 へ蓄積され、蓄積された画像データは必要に応じて

読み出される。読み出された画像データは伸張され、本来の画像データに戻し画像メモリー・アクセス制御部 2 2 1 からパラレルバス 2 2 0 を経由して画像データ制御部 2 0 3 へ戻される。

【 0 0 6 6 】

画像データ制御部 2 0 3 から画像処理プロセッサ 2 0 4 への転送後は画質処理、およびビデオ・データ制御部 2 0 5 でのパルス制御をおこない、作像ユニット 2 0 6 において転写紙上に再生画像を形成する。

【 0 0 6 7 】

画像データの流れにおいて、パラレルバス 2 2 0 および画像データ制御部 2 0 3 でのバス制御により、ディジタル複合機の機能を実現する。ファクシミリ送信機能は読み取られた画像データを画像処理プロセッサ 2 0 4 にて画像処理を実施し、画像データ制御部 2 0 3 およびパラレルバス 2 2 0 を経由してファクシミリ制御ユニット 2 2 4 へ転送する。ファクシミリ制御ユニット 2 2 4 にて通信網へのデータ変換をおこない、公衆回線 (P N) 2 2 5 へファクシミリデータとして送信する。

【 0 0 6 8 】

一方、受信されたファクシミリデータは、公衆回線 (P N) 2 2 5 からの回線データをファクシミリ制御ユニット 2 2 4 にて画像データへ変換され、パラレルバス 2 2 0 および画像データ制御部 2 0 3 を経由して画像処理プロセッサ 2 0 4 へ転送される。この場合、特別な画質処理はおこなわず、ビデオ・データ制御部 2 0 5 においてドット再配置およびパルス制御をおこない、作像ユニット 2 0 6 において転写紙上に再生画像を形成する。

【 0 0 6 9 】

複数ジョブ、たとえば、コピー機能、ファクシミリ送受信機能、プリンター出力機能が並行に動作する状況において、読取ユニット 2 0 1、作像ユニット 2 0 6 およびパラレルバス 2 2 0 の使用権のジョブへの割り振りをシステム・コントローラ 2 3 1 およびプロセス・コントローラ 2 1 1 において制御する。

【 0 0 7 0 】

プロセス・コントローラ 2 1 1 は画像データの流れを制御し、システム・コ

ントローラー 2 3 1 はシステム全体を制御し、各リソースの起動を管理する。また、デジタル複合機の機能選択は操作パネル（操作部）2 3 4 において選択入力し、コピー機能、ファクシミリ機能等の処理内容を設定する。

【0 0 7 1】

システム・コントローラー 2 3 1 とプロセス・コントローラー 2 1 1 は、パラレルバス 2 2 0、画像データ制御部 2 0 3 およびシリアルバス 2 1 0 を介して相互に通信をおこなう。具体的には、画像データ制御部 2 0 3 内においてパラレルバス 2 2 0 とシリアルバス 2 1 0 とのデータ・インターフェースのためのデータフォーマット変換をおこなうことにより、システム・コントローラー 2 3 1 とプロセス・コントローラー 2 1 1 間の通信をおこなう。

【0 0 7 2】

（画像処理ユニット 1 0 3 / 画像処理プロセッサ 2 0 4）

つぎに、画像処理ユニット 1 0 3 を構成する画像処理プロセッサ 2 0 4 における処理の概要について説明する。図 3 は本実施の形態にかかる画像処理装置の画像処理プロセッサ 2 0 4 の処理の概要を示すブロック図である。なお、画像処理プロセッサ 2 0 4 は、表面の画像データを処理する表面画像処理プロセッサ 2 0 4 a および裏面の画像データを処理する裏面画像処理プロセッサ 2 0 4 b とから構成されるが、ここでは、特に両者を区別することなく説明する。

【0 0 7 3】

図 3 のブロック図において、画像処理プロセッサ 2 0 4 は、第 1 入力 I / F 3 0 1 と、スキャナー画像処理部 3 0 2 と、第 1 出力 I / F 3 0 3 と、第 2 入力 I / F 3 0 4 と、画質処理部 3 0 5 と、第 2 出力 I / F 3 0 6 とを含む構成となっている。

【0 0 7 4】

上記構成において、読み取られた画像データはセンサー・ボード・ユニット 2 0 2、画像データ制御部 2 0 3 を介して画像処理プロセッサ 2 0 4 の第 1 入力インターフェース（I / F）3 0 1 からスキャナー画像処理部 3 0 2 へ伝達される。

【0 0 7 5】

スキャナー画像処理部 3 0 2 は読み取られた画像データの劣化を補正することを目的とし、具体的には、シェーディング補正、スキャナー γ 補正、MTF補正等をおこなう。補正処理ではないが、拡大／縮小の変倍処理もおこなうことができる。読み取り画像データの補正処理が終了すると、第 1 出力インターフェース (I / F) 3 0 3 を介して画像データ制御部 2 0 3 へ画像データを転送する。

【 0 0 7 6 】

転写紙への出力の際は、画像データ制御部 2 0 3 からの画像データを第 2 入力 I / F 3 0 4 より受信し、画質処理部 3 0 5 において面積階調処理をおこなう。画質処理後の画像データは第 2 出力 I / F 3 0 6 を介してビデオ・データ制御部 2 0 5 または画像データ制御部 2 0 3 へ出力される。

【 0 0 7 7 】

画質処理部 3 0 5 における面積階調処理は、濃度変換処理、ディザ処理、誤差拡散処理等があり、階調情報の面積近似を主な処理とする。一旦、スキャナー画像処理部 3 0 2 により処理された画像データをメモリー・モジュール 2 2 2 に蓄積しておけば、画質処理部 3 0 5 により画質処理を変えることによって種々の再生画像を確認することができる。

【 0 0 7 8 】

たとえば、再生画像の濃度を振って（変更して）みたり、ディザマトリクスの線数を変更してみたりすることにより、再生画像の雰囲気を変換することができる。この際、処理を変更するごとに画像を読取ユニット 2 0 1 からの読み込みをやり直す必要はなく、メモリー・モジュール 2 2 2 から蓄積された画像データを読み出すことにより、同一画像データに対して、何度でも異なる処理を迅速に実施することができる。

【 0 0 7 9 】

(画像データ制御ユニット 1 0 0 / 画像データ制御部 2 0 3)

つぎに、画像データ制御ユニット 1 0 0 を構成する画像データ制御部 2 0 3 における処理の概要について説明する。図 4 は本実施の形態にかかる画像処理装置の画像データ制御部 2 0 3 の処理の概要を示すブロック図である。

【 0 0 8 0 】

図 4 のブロック図において、画像データ入出力制御部 4 0 1 は、センサー・ボード・ユニット 2 0 2 からの画像データを入力（受信）し、画像処理プロセッサ 2 0 4 に対して画像データを出力（送信）する。すなわち、画像データ入出力制御部 4 0 1 は、画像読取ユニット 1 0 1 と画像処理ユニット 1 0 3（画像処理プロセッサ 2 0 4）とを接続するための構成部であり、画像読取ユニット 1 0 1 により読み取られた画像データを画像処理ユニット 1 0 3 へ送信するためだけの専用の入出力部であるといえる。

【 0 0 8 1 】

また、表面画像データ入力制御部 4 0 2 a は、表面画像処理プロセッサ 2 0 4 a でスキャナー画像補正された表面の画像データを入力（受信）する。入力された画像データはパラレルバス 2 2 0 における転送効率を高めるために、データ圧縮部 4 0 3 においてデータ圧縮処理をおこなう。その後、データ変換部 4 0 4 を経由し、パラレルデータ I / F 4 0 5 を介してパラレルバス 2 2 0 へ送出される。

【 0 0 8 2 】

同様に、裏面画像データ入力制御部 4 0 2 b は、裏面画像処理プロセッサ 2 0 4 b でスキャナー画像補正された裏面の画像データを入力する。入力された画像データは、データ圧縮部 4 0 3 においてデータ圧縮処理をおこなう。その後、データ変換部 4 0 4 を経由し、パラレルデータ I / F 4 0 5 を介してパラレルバス 2 2 0 へ送出される。なお、データ圧縮部 4 0 3 の構成および動作については後に詳述する。

【 0 0 8 3 】

パラレルバス 2 2 0 からパラレルデータ I / F 4 0 5 を介して入力される画像データは、バス転送のために圧縮されているため、データ変換部 4 0 4 を経由してデータ伸張部 4 0 6 へ送られ、そこでデータ伸張処理をおこなう。伸張された画像データは画像データ出力制御部 4 0 7 において画像処理プロセッサ 2 0 4 へ転送される。

【 0 0 8 4 】

また、画像データ制御部 2 0 3 は、パラレルデータとシリアルデータの変換機

能も備えている。システム・コントローラ 2 3 1 はパラレルバス 2 2 0 にデータを転送し、プロセス・コントローラ 2 1 1 はシリアルバス 2 1 0 にデータを転送する。画像データ制御部 2 0 3 は 2 つのコントローラの通信のためにデータ変換をおこなう。

【 0 0 8 5 】

また、シリアルデータ I / F は、シリアルバス 2 1 0 を介してプロセス・コントローラとのデータのやりとりをする第 1 シリアルデータ I / F 4 0 8 と、画像処理プロセッサ 2 0 4 とのデータのやりとりに用いる第 2 シリアルデータ I / F 4 0 9 を備える。画像処理プロセッサ 2 0 4 との間に独立に 1 系統持つことにより、画像処理プロセッサ 2 0 4 とのインターフェースを円滑化することができる。

【 0 0 8 6 】

コマンド制御部 4 1 0 は、入力された命令にしたがって、上述した画像データ制御部 2 0 3 内の各構成部および各インターフェースの動作を制御する。特に、データ圧縮部 4 0 3 とデータ伸張部 4 0 6 とからなるデータ圧縮伸張部 4 1 1 の動作制御をおこなう。この制御内容については後に詳述する。

【 0 0 8 7 】

(画像書込ユニット 1 0 4 / ビデオ・データ制御部 2 0 5)

つぎに、画像書込ユニット 1 0 4 の一部を構成するビデオ・データ制御部 2 0 5 における処理の概要について説明する。図 5 は本実施の形態にかかる画像処理装置のビデオ・データ制御部 2 0 5 の処理の概要を示すブロック図である。

【 0 0 8 8 】

図 5 のブロック図において、ビデオ・データ制御部 2 0 5 は、入力される画像データに対して、作像ユニット 2 0 6 の特性に応じて、追加の処理をおこなう。すなわち、エッジ平滑処理部 5 0 1 がエッジ平滑処理によるドットの再配置処理をおこない、パルス制御部 5 0 2 がドット形成のための画像信号のパルス制御をおこない、上記の処理がおこなわれた画像データを作像ユニット 2 0 6 へ出力する。

【 0 0 8 9 】

画像データの変換とは別に、パラレルデータとシリアルデータのフォーマット変換機能を備え、ビデオ・データ制御部 2 0 5 単体でもシステム・コントローラ 2 3 1 とプロセス・コントローラ 2 1 1 の通信に対応することができる。すなわち、パラレルデータを送受信するパラレルデータ I / F 5 0 3 と、シリアルデータを送受信するシリアルデータ I / F 5 0 4 と、パラレルデータ I / F 5 0 3 およびシリアルデータ I / F 5 0 4 により受信されたデータを相互に変換するデータ変換部 5 0 5 とを備えることにより、両データのフォーマットを変換する。

【 0 0 9 0 】

(画像メモリー制御ユニット 1 0 2 / 画像メモリー・アクセス制御部 2 2 1)

つぎに、画像メモリー制御ユニット 1 0 2 の一部を構成する画像メモリー・アクセス制御部 2 2 1 における処理の概要について説明する。図 6 は本実施の形態にかかる画像処理装置の画像メモリー・アクセス制御部 2 2 1 の処理の概要を示すブロック図である。

【 0 0 9 1 】

図 6 のブロック図において、画像メモリー・アクセス制御部 2 2 1 は、パラレルバス 2 2 0 との画像データのインターフェースを管理し、また、メモリー・モジュール 2 2 2 への画像データのアクセス、すなわち格納（書込み）／読出しを制御し、また、主に外部の P C 2 2 3 から入力されるコードデータの画像データへの展開を制御する。

【 0 0 9 2 】

そのために、画像メモリー・アクセス制御部 2 2 1 は、パラレルデータ I / F 6 0 1 と、システム・コントローラ I / F 6 0 2 と、メモリー・アクセス制御部 6 0 3 と、ラインバッファ 6 0 4 と、ビデオ制御部 6 0 5 と、データ圧縮部 6 0 6 と、データ伸張部 6 0 7 と、データ変換部 6 0 8 と、を含む構成である。

【 0 0 9 3 】

ここで、パラレルデータ I / F 6 0 1 は、パラレルバス 2 2 0 との画像データのインターフェースを管理する。また、メモリー・アクセス制御部 6 0 3 は、メモリー・モジュール 2 2 2 への画像データのアクセス、すなわち格納（書込み）

／読出しを制御する。

【 0 0 9 4 】

また、入力されたコードデータは、ラインバッファ 6 0 4 において、ローカル領域でのデータの格納をおこなう。ラインバッファ 6 0 4 に格納されたコードデータは、システム・コントローラ I / F 6 0 2 を介して入力されたシステム・コントローラ 2 3 1 からの展開処理命令に基づき、ビデオ制御部 6 0 5 において画像データに展開される。

【 0 0 9 5 】

展開された画像データもしくはパラレルデータ I / F 6 0 1 を介してパラレルバス 2 2 0 から入力された画像データは、メモリー・モジュール 2 2 2 に格納される。この場合、データ変換部 6 0 8 において格納対象となる画像データを選択し、データ圧縮部 6 0 6 においてメモリー使用効率を上げるためにデータ圧縮をおこない、メモリー・アクセス制御部 6 0 3 にてメモリー・モジュール 2 2 2 のアドレスを管理しながらメモリー・モジュール 2 2 2 に画像データを格納（書込）する。

【 0 0 9 6 】

メモリー・モジュール 2 2 2 に格納（蓄積）された画像データの読み出しは、メモリー・アクセス制御部 6 0 3 において読み出し先アドレスを制御し、読み出された画像データをデータ伸張部 6 0 7 において伸張する。伸張された画像データをパラレルバス 2 2 0 へ転送する場合、パラレルデータ I / F 6 0 1 を介してデータ転送をおこなう。

【 0 0 9 7 】

（ファクシミリ制御ユニット 2 2 4 の構成）

つぎに、ファクシミリ制御ユニット 2 2 4 の機能的な構成について説明する。図 7 は、本実施の形態における画像処理装置のファクシミリ制御ユニット 2 2 4 の構成を示すブロック図である。

【 0 0 9 8 】

図 7 のブロック図において、ファクシミリ制御ユニット 2 2 4 は、ファクシミリ送受信部 7 0 1 と外部 I / F 7 0 2 とから構成される。ここで、ファクシミリ

送受信部 7 0 1 は、画像データを通信形式に変換して外部回線に送信し、また、外部からのデータを画像データに戻して外部 I / F 7 0 2 およびパラレルバス 2 2 0 を介して作像ユニットにおいて記録出力する。

【 0 0 9 9 】

ファクシミリ送受信部 7 0 1 は、ファクシミリ画像処理部 7 0 3、画像メモリー 7 0 4、メモリー制御部 7 0 5、データ制御部 7 0 6、画像圧縮伸張部 7 0 7、モデム 7 0 8 および網制御装置 7 0 9 を含む構成である。

【 0 1 0 0 】

このうち、ファクシミリ画像処理に関し、受信画像に対する二値スムージング処理は、図 5 に示したビデオ・データ制御部 2 0 5 内のエッジ平滑処理部 5 0 1 においておこなう。また、画像メモリー 7 0 4 に関しても、出力バッファ機能に関しては画像メモリー・アクセス制御部 2 2 1 およびメモリー・モジュール 2 2 2 にその機能の一部を移行する。

【 0 1 0 1 】

このように構成されたファクシミリ送受信部 7 0 1 では、画像データの伝送を開始するとき、データ制御部 7 0 6 がメモリー制御部 7 0 5 に指令し、画像メモリー 7 0 4 から蓄積している画像データを順次読み出させる。読み出された画像データは、ファクシミリ画像処理部 7 0 3 によって元の信号に復元されるとともに、密度変換処理および変倍処理がなされ、データ制御部 7 0 6 に加えられる。

【 0 1 0 2 】

データ制御部 7 0 6 に加えられた画像データは、画像圧縮伸張部 7 0 7 によって符号圧縮され、モデム 7 0 8 によって変調された後、網制御装置 7 0 9 を介して宛先へと送出される。そして、送信が完了した画像情報は、画像メモリー 7 0 4 から削除される。

【 0 1 0 3 】

受信時には、受信画像は一旦画像メモリー 7 0 4 に蓄積され、そのときに受信画像を記録出力可能であれば、1 枚分の画像の受信を完了した時点で記録出力する。また、複写動作時に発呼されて受信を開始したときは、画像メモリー 7 0 4 の使用率が所定値、たとえば 8 0 % に達するまでは画像メモリー 7 0 4 に蓄積し

、画像メモリー 7 0 4 の使用率が 8 0 % に達した場合には、そのときに実行している書き込み動作を強制的に中断し、受信画像を画像メモリー 7 0 4 から読み出し記録出力する。

【 0 1 0 4 】

このとき画像メモリー 7 0 4 から読み出した受信画像は画像メモリー 7 0 4 から削除し、画像メモリー 7 0 4 の使用率が所定値、たとえば 1 0 % まで低下した時点で中断していた書き込み動作を再開し、その書き込み動作をすべて終了した時点で、残りの受信画像を記録出力する。また、書き込み動作を中断した後に、再開できるように中断時における書き込み動作のための各種パラメーターを内部的に退避し、再開時に、パラメーターを内部的に復帰する。

【 0 1 0 5 】

(ユニット構成)

つぎに、本実施の形態にかかる画像処理装置のユニット構成について説明する。図 8 は、画像処理装置がデジタル複合機の場合のユニット構成の一例を示すブロック図である。

【 0 1 0 6 】

図 8 に示すようにデジタル複合機の場合においては、画像読取ユニット 1 0 1、画像エンジン制御ユニット 8 0 0、画像書込ユニット 1 0 4 の 3 つのユニットで構成され、各ユニットはそれぞれ単独の P C B 基板で管理できる。

【 0 1 0 7 】

画像読取ユニット 1 0 1 は、C C D 8 0 1、A / D 変換モジュール 8 0 2、ゲイン制御モジュール 8 0 3 等から構成され、光学的に読み取られた光学画像情報をデジタル画像信号に変換する。

【 0 1 0 8 】

画像エンジン制御ユニット 8 0 0 は、システム・コントローラー 2 3 1、プロセス・コントローラー 2 1 1、画像メモリー制御ユニット 1 0 2 内のメモリー・モジュール 2 2 2 を中心に構成し、画像処理プロセッサ 2 0 4、画像メモリー・アクセス制御部 2 2 1 およびバス制御をおこなう画像データ制御部 2 0 3 をひとまとまりとして扱う。

【 0 1 0 9 】

また、画像書込ユニット 1 0 4 は、ビデオ・データ制御部 2 0 5 を中心に作像ユニット 2 0 6 を含む構成である。

【 0 1 1 0 】

これらのユニット構成において、画像読取ユニット 1 0 1 の仕様、性能が変更になった場合、デジタル複合機のシステムでは画像読取ユニット 1 0 1 のみを変更すれば、データ・インターフェースは保持されているので他のユニットは変更する必要がない。また、作像ユニット（エンジン） 2 0 6 が変更になった場合、画像書込ユニット 1 0 4 のみ変更すればシステムの再構築が可能となる。

【 0 1 1 1 】

このように、入出力デバイスに依存するユニットは別々な構成でシステムを構築するので、データ・インターフェースが保持されている限り、最小ユニットの交換のみでシステムのアップグレードがおこなえる。

【 0 1 1 2 】

図 8 に示した画像エンジン制御ユニット 8 0 0 の構成において、画像処理プロセッサ 2 0 4、画像データ制御部 2 0 3、画像メモリー・アクセス制御部 2 2 1 の各モジュール（構成部）は独立なモジュールで構成する。したがって、画像エンジン制御ユニット 8 0 0 からコントローラーへの転用は不要なモジュールを削除することで、共通モジュールは汎用的に使用されている。このように、画像エンジン制御用のモジュール、コントローラー用のモジュールを別々に作成せずに、同様な機能は共通のモジュールを使用することで実現している。

【 0 1 1 3 】

（圧縮処理の内容）

つぎに、本実施の形態にかかる画像処理装置の画像データの圧縮処理について説明する。なお、ここでは、画像データ制御部 2 0 3 内のデータ圧縮部 4 0 3（図 4 参照）の構成および動作について説明するが、使用の態様によっては画像メモリー・アクセス制御部 2 2 1 内のデータ圧縮部 6 0 6（図 6 参照）、もしくは、ファクシミリ送受信部 7 0 1 内の画像圧縮伸張部 7 0 7 も、同様の構成とすることができる。

【 0 1 1 4 】

はじめに、データ圧縮部 4 0 3 の構成および動作について説明する。図 9 は、本実施の形態における画像処理装置のデータ圧縮部 4 0 3 の構成を示すブロック図であり、図 1 0 は、データ圧縮部 4 0 3 の処理タイミングを示す説明図である。

【 0 1 1 5 】

図 9 において、データ圧縮部 4 0 3 は、画像データを格納するラインメモリー群 9 0 1 と、画像データを圧縮する圧縮器 9 0 2 と、画像データを入力し、その出力先を切り替える出力切替器 9 0 3 と、ラインメモリー群 9 0 1 の入力先を切り替え圧縮器 9 0 2 に接続する入力切替器 9 0 4 と、から構成される。

【 0 1 1 6 】

さらに、ラインメモリー群 9 0 1 は、表面の画像データを格納する複数の F I F O メモリー FM 1 a、FM 2 a および FM 3 a からなる表面ラインメモリー群 9 0 1 a と、裏面の画像データを格納する複数の F I F O メモリー FM 1 b、FM 2 b および FM 3 b とからなる裏面ラインメモリー群 9 0 1 b と、から構成される。

【 0 1 1 7 】

出力切替器 9 0 3 は、表面の画像データの出力先を切り替える表面出力切替器 9 0 3 a と裏面の画像データの出力先を切り替える裏面出力切替器 9 0 3 b とから構成される。このうち、表面出力切替器 9 0 3 a は、入力してきた画像データの出力先を F I F O メモリー FM 1 a、FM 2 a、FM 3 a および圧縮器 9 0 2 に直接送出する回路であるスルーライン TL 4 a との間で切り替え、裏面出力切替器 9 0 3 b は、同様に、画像データの出力先を F I F O メモリー FM 1 b、FM 2 b、FM 3 b およびスルーライン TL 4 b との間で切り替える。

【 0 1 1 8 】

また、入力切替器 9 0 4 は、F I F O メモリー FM 1 a および FM 1 b を切り替える入力切替器 9 0 4 1、F I F O メモリー FM 2 a および FM 2 b を切り替える入力切替器 9 0 4 2、F I F O メモリー FM 3 a および FM 3 b を切り替える入力切替器 9 0 4 3 と、スルーライン TL 4 a および TL 4 b とを切り替える

入力切替器 9 0 4 4 と、から構成される。なお、ラインメモリー群 9 0 1 で使用される F I F O メモリーは、1 ポート F I F O メモリーを用いる。

【 0 1 1 9 】

なお、ここでは説明の簡単のために、圧縮器 9 0 2 で圧縮する圧縮領域としては、図 1 8 に示したように主走査（画素）方向に 4 画素、副走査（ライン）方向に 4 ラインからなる 1 ライン 4 画素×4 ラインの矩形領域を扱う。使用の態様によっては、たとえば、動画圧縮標準の M P E G (M o t i o n P i c t u r e E x p e r t G r o u p) 方式で採用されている D C T (D i s c r e t e C o s i n e T r a n s f o r m a t i o n : 離散コサイン変換) における 1 ライン 8 画素×8 ラインの領域であってもよい。すなわち、この圧縮領域の大きさは使用するハードウェアやアプリケーションに依存したものであり、特に 1 ライン 4 画素×4 ラインに限定するものではない。

【 0 1 2 0 】

はじめに表面の画像データの圧縮について説明する。図 1 0 に示したように、画像データの圧縮については、まず、画像処理プロセッサ 2 0 4 から出力された表面の画像データを、表面画像データ入力制御部 4 0 2 a を介して入力する。画像データは連続的に表面出力切替器 9 0 3 a に入力するので、表面出力切替器 9 0 3 a は、はじめの 4 画素分、たとえば図 1 8 に示した画素 P 1 1、P 1 2、P 1 3、P 1 4 の画像データ、（表面の第 1 ラインの画像データ）については、F I F O メモリー F M 1 a に送出する。

【 0 1 2 1 】

表面出力切替器 9 0 3 a は、つぎの 1 画素（第 5 画素：P 2 1）の画像データが入力する際に、その出力先を F I F O メモリー F M 2 a に切り替え、当該画素を含む 4 画素分の画像データ（表面の第 2 ラインの画像データ）を F I F O メモリー F M 2 a に送出する。同様に、表面出力切替器 9 0 3 a は、第 9 画素（P 3 1）の画像データが入力する際に、出力先を F I F O メモリー F M 3 a に切り替え、当該画素を含む 4 画素分の画像データ（表面の第 3 ラインの画像データ）を F I F O メモリー F M 3 a に送出する。

【 0 1 2 2 】

つぎの第 1 3 画素 (P 4 1) の画像データが入力する際に、表面出力切替器 9 0 3 a は、出力先をスルーライン T L 4 に切り替え、当該画素を含む 4 画素分の画像データ (表面の第 4 ラインの画像データ) を入力切替器 9 0 4 4 を介して圧縮器 9 0 2 に直接送出し、同時に、コマンド制御部 4 1 0 の制御の下、F I F O メモリー F M 1 a、F M 2 a および F M 3 a にそれぞれ格納された第 1 ラインから第 3 ラインの表面の画像データを読み出し、入力切替器 9 0 4 1、9 0 4 2 および 9 0 4 3 を介して圧縮器 9 0 2 に送出する (図 1 0 参照)。

【 0 1 2 3 】

圧縮器 9 0 2 は、第 1 ラインから第 4 ラインの表面の画像データを入力し、一括して圧縮する。以上の動作により、1 ライン 4 画素 × 4 ライン分の画像データが一括して圧縮される。圧縮されたデータは、コマンド制御部 4 1 0 の制御の下、画像処理プロセッサ 2 0 4 に出力される。

【 0 1 2 4 】

一方、第 1 7 画素目の画像データが入力する際に、表面出力切替器 9 0 3 a は、画像データの出力先を F I F O メモリー F M 1 a に切り替え、第 5 ラインの画像データを F I F O メモリー F M 1 a に送出する。第 6 ラインおよび第 7 ラインの画像データについては順次 F I F O メモリー F M 2 a および F M 3 a に送出する。第 8 ラインの画像データについては、入力切替器 9 0 4 4 を介して圧縮器 9 0 2 に直接送出し、同時に、F I F O メモリー F M 1 a、F M 2 a および F M 3 a に格納された第 5、6 および 7 ラインを入力切替器 9 0 4 1、9 0 4 2 および 9 0 4 3 を介して圧縮器に送出する。

【 0 1 2 5 】

以降、同様の制御を繰り返すことにより、画像処理プロセッサ 2 0 4 から連続して入力する表面の画像データを円滑に圧縮することが可能となる。一方、裏面の画像データについては、表面の画像データと同様にして裏面の画像データを円滑に圧縮することが可能となる。以上説明したように、コマンド制御部 4 1 0 が出力切替器 9 0 3 を制御することにより、表面および裏面の計 2 ライン分の F I F O メモリーを削減することが可能となり、装置規模を小さくすることが可能となる。

【 0 1 2 6 】

データ圧縮部 4 0 3 は、さらに、圧縮器 9 0 2 も共有できる構成となっている。これは、F I F O メモリーに送出する表面と裏面の画像データの格納タイミングを制御することによりおこなう。まず、時間 t_1 において、表面の第 1 ラインの画像データが入力するので、表面出力切替器 9 0 3 a は、コマンド制御部 4 1 0 の制御の下、この画像データを F I F O メモリー FM 1 a に送出し、F I F O メモリー FM 1 a は、送出された表面の画像データをライトする（書き込む）。

【 0 1 2 7 】

時間 t_2 において、表面出力切替器 9 0 3 a は、連続して入力する表面の第 2 ラインの画像データを F I F O メモリー FM 2 a に送出する。このとき、裏面出力切替器 9 0 3 b は、入力してきた裏面の第 1 ラインの画像データを F I F O メモリー FM 1 b に送出する。

【 0 1 2 8 】

すなわち、表面の画像データと、裏面の画像データとで、1 ライン分の画像データの格納タイミングをずらして、それぞれの F I F O メモリーに送出する。この 1 ライン分の画像データの送出遅延を発生させる方法としては、たとえば裏面出力切替器 9 0 3 b の前段に F I F O メモリー 1 本分のラインメモリーを挿入することにより達成できる。

【 0 1 2 9 】

時間 t_4 においては、コマンド制御部 4 1 0 の制御の下、入力切替器 9 0 4 の入力先をすべて表面ラインメモリー群 9 0 1 a 側に切り替え、表面第 1 ラインから第 4 ラインの画像データを圧縮器 9 0 2 に送出し、圧縮器 9 0 2 は、全 4 ラインを一括して圧縮する。

【 0 1 3 0 】

同様に、時間 t_5 においては、裏面の画像データについて一括して圧縮できる状態となるので、コマンド制御部 4 1 0 は、入力切替器 9 0 4 の入力先をすべて裏面ラインメモリー群 9 0 1 b 側に切り替え、裏面の第 1 ラインから第 4 ラインの画像データを圧縮器 9 0 2 に送出し、圧縮器 9 0 2 は、全 4 ラインを一括して圧縮する。

【 0 1 3 1 】

このように、圧縮器への入力タイミングを1ライン分ずらすことにより、従来では、2つの圧縮器が必要であった表面および裏面の画像データの圧縮を1つの圧縮器でおこなうことができる。また、入力切替器904を備えることにより、入力切替器904の出力段以降の回路構成を半分とすることが可能となる。すなわち、本実施の形態にかかる画像処理装置は、両面を高速に読取可能としつつ、かつ、回路規模を小さくすることが可能となる。

【 0 1 3 2 】

なお、以上の例では、画像処理プロセッサ204（図2参照）が表面画像処理プロセッサ204aおよび裏面画像処理プロセッサ204bから構成されていたが、使用の態様、たとえば、画像処理ユニット103（図1参照）となるべき部分の処理能力が向上した場合には、単一の画像処理プロセッサとしてもよい。

【 0 1 3 3 】

図11は、単一の画像処理プロセッサ1101を用いた場合の画像処理装置の別の構成例を示す図面であり、図12は、画像処理プロセッサ1101の構成の一例を示すブロック構成図である。

【 0 1 3 4 】

図12に示したように、画像処理プロセッサ1101では、表面の画像データと裏面の画像データが画像データ制御部203から入力するので、スキャナ画像処理部1201については、表面の画像データを処理する表面スキャナ画像処理部1201aおよび裏面の画像データを処理する裏面スキャナ画像処理部1201bを備える。このような構成にすることにより、各チップの端子数を削減することができ、回路規模の縮小および装置規模の縮小を図ることが可能となる。

【 0 1 3 5 】

以上説明したように、本実施の形態にかかる画像処理装置は、表面の画像データの画像処理と裏面の画像データの画像処理との処理タイミングをずらして、処理回路を共有することができ、これにより、原稿の両面を同時に読み取りつつ、

処理回路の削減を図ることが可能となる。すなわち、圧縮器への入力タイミングを1ライン分ずらすことにより、表面と裏面の画像データの圧縮を1つの圧縮器でおこなうことができる。また、入力切替器を備えることにより、入力切替器の出力段以降の回路構成を半分とすることが可能となる。

【0136】

〔実施の形態2〕

本実施の形態では、バスを共有することにより、回路構成を単純化する両面画像入力可能なデジタル複合機について説明する。なお、本実施の形態では実施の形態1と同一の構成部分については同一の符号を付し、その説明を省略するものとする。

【0137】

図13は、本実施の形態にかかる画像処理装置のハードウェア構成の一例を示すブロック図である。画像処理装置1301は、表面、裏面のそれぞれの画像データを処理する表面読取ユニット201a、裏面読取ユニット201b、表面センサー・ボード・ユニット202a、裏面センサー・ボード・ユニット202b、表面画像データ制御部203a、裏面画像データ制御部203b、表面画像処理プロセッサ204a、裏面画像処理プロセッサ204bを有する。

【0138】

なお、図13に示した画像処理装置1301は、本実施の形態の画像処理装置のハードウェア構成の一例を示すものであり、必ずしも物理的に読取ユニット等が、表面と裏面との処理で分離して構成されているものではない。

【0139】

画像処理装置1301は、表面および裏面の画像データの流れをそれぞれ制御する表面画像データ制御部203aおよび裏面画像データ制御部203bとが共通の平行バス220に接続されている。したがって、表面の画像データと裏面の画像データとを単一のバスで授受することが可能となる。

【0140】

画像処理装置1301は、実施の形態1の画像処理装置と同様に、各機能ユニットごとに構成されるものであるので、画像データ等を格納するメモリー・モジ

ジュール 2 2 2 も、画像データ制御部 2 0 3 が属する画像データ制御ユニット 1 0 0 とは別の画像メモリー制御ユニット 1 0 2 内にある（図 1 参照）。したがって、圧縮された画像データもパラレルバス 2 2 0 を介して送出する必要がある。

【 0 1 4 1 】

ここで、従来の画像処理装置では、表面の画像データと裏面の画像データの転送に際しては、マザーボード 1 5 1 1 （図 1 5 参照）内のそれぞれ独立したバス、すなわち、表面画像転送バス 1 5 1 5 a および裏面画像転送バス 1 5 1 5 b を介しておこなわれていた。したがって、装置規模が大きくならざるを得なかったが、本実施の形態の画像処理装置 1 3 0 1 では、単一のバス（パラレルバス 2 2 0）に接続する構成としているので、回路規模の縮小化することができる。

【 0 1 4 2 】

このとき、表面の画像データであるか裏面の画像データであるかについては、パラレルバス 2 2 0 上では区別されないので、表面画像データ制御部 2 0 3 a および裏面画像データ制御部 2 0 3 b は識別データを画像データに付加する。図 1 4 は、識別データが付加された画像データを示す。

【 0 1 4 3 】

このうち、同図（a）では、識別データがメモリーアドレスそのものであり、格納先のメモリーモジュール 2 2 2 の領域が表面の画像データを格納する領域と裏面の画像データを格納する領域とに区別されているものである。換言すると、メモリーモジュール 2 2 2 では、表面の画像データを格納する領域と、裏面の画像データを格納する領域に分かれていて、識別データは、この格納先を指定するものである。

【 0 1 4 4 】

一方、同図（b）では、その画像データが表面の画像データであるか裏面の画像データであるかを区別する識別データを格納先のメモリーアドレスのつぎに付加されている。

【 0 1 4 5 】

同図（a）のように格納先の領域ごとに表面の画像データであるか否かの区別をつければ、高速なメモリー格納処理が可能となるし、同図（b）のように識別

子を別途付加する態様であれば、メモリーに無駄を生じることがない。

【0146】

以上説明したように、本実施の形態の画像処理装置は、表面の画像データの入出力および裏面の画像データの入出力に単一のバスを使用するので、従来のようにマザーボードを介して2つのバスを要する場合と異なり、処理回路を削減することが可能となる。また、画像データに識別データを付加するので画像データが表面の画像データであるか裏面の画像データであるかを容易に識別可能となる。

【0147】

【発明の効果】

以上説明したように、請求項1に記載の発明によれば、読取手段が原稿の表裏両面の画像データを同時に読み取り、圧縮手段が画像データに圧縮処理をおこない、制御手段が前記読取手段により読み取られた表面の画像データを圧縮する圧縮処理と前記読取手段により読み取られた裏面の画像データを圧縮する圧縮処理との間に時間差を生じるように表面と裏面の画像データを前記圧縮手段へ送出するタイミングを制御するので、表面の画像データの画像処理と裏面の画像データの画像処理との処理タイミングをずらして、処理回路を共有することができ、これにより、原稿の両面を同時に読み取りつつ、処理回路の削減を図ることが可能な画像処理装置が得られるという効果を奏する。

【0148】

また、請求項2に記載の発明によれば、読取手段が原稿の表裏両面の画像データを同時に読み取り、格納手段が前記読取手段により読み取られた画像データを格納し、圧縮手段が前記格納手段により格納された画像データに対して圧縮処理をおこない、制御手段が前記格納手段を制御して前記圧縮手段において圧縮する画像データのうち表面の画像データの圧縮処理と裏面の画像データの圧縮処理を別々のタイミングでおこなうので、表面の画像データの圧縮処理と裏面の画像データの圧縮処理をおこなう圧縮手段を共有することができ、これにより、原稿の両面を同時に読み取りつつ、処理回路の削減を図ることが可能な画像処理装置が得られるという効果を奏する。

【0149】

また、請求項 3 に記載の発明によれば、読取手段が原稿の表裏両面の画像データを同時に読み取り、区分け手段が前記読取手段により読み取られた画像データのうち表面の画像データと裏面の画像データのそれぞれについて、1 ライン m 画素とする n ラインからなる $m \times n$ 画素の画像データに区分けし、格納手段が前記区分け手段により区分けされた画像データを格納し、圧縮手段が $m \times n$ 画素の画像データを一括して圧縮し、切替手段が前記格納手段と圧縮手段とを接続し前記圧縮手段に入力する画像データを表面の画像データと裏面との画像データとの間で切り替え、送出制御手段が前記区分け手段により区分けされた $m \times n$ 画素の画像データのうち $(n - 1)$ ライン分の画像データを前記格納手段に送出し、残りの 1 ライン分の画像データについては前記圧縮手段に直接送出するとともに、前記格納手段に格納された $m \times (n - 1)$ 画素の画像データを前記圧縮手段に送出する制御をおこなうので、表面の画像データの圧縮処理と裏面の画像データの圧縮処理をおこなう圧縮手段を共有するとともに格納手段において格納される画像データの容量を少なくすることができ、これにより、原稿の両面を同時に読み取りつつ、処理回路の削減を図ることが可能な画像処理装置が得られるという効果を奏する。

【 0 1 5 0 】

また、請求項 4 に記載の発明によれば、読取手段が原稿の表裏両面の画像データを同時に読み取り、表面画像処理手段が前記読取手段により読み取られた画像データのうちの表面の画像データに対して画像処理をおこない、裏面画像処理手段が前記読取手段により読み取られた画像データのうちの裏面の画像データに対して画像処理をおこない、付加手段が前記読取手段に読み取られた画像データが表面の画像データであるか裏面の画像データであるかを識別する識別情報を付加し、共通線が前記表面画像処理手段と前記裏面画像処理手段とを接続して画像データの送受信をおこなう際に使用されるので、画像データが表面の画像データであるか裏面の画像データであるかの識別が可能となり、表面処理と裏面処理に別々のデータバスを用意する必要がなく、単一のデータバスで表面と裏面の画像データの送受信をおこなうことができ、これにより、原稿の両面を同時に読み取りつつ、処理回路の削減を図ることが可能な画像処理装置が得られるという効果を

奏する。

【図面の簡単な説明】

【図 1】

この発明の実施の形態 1 にかかる画像処理装置の構成を機能的に示すブロック図である。

【図 2】

実施の形態 1 にかかる画像処理装置のハードウェア構成の一例を示すブロック図である。

【図 3】

実施の形態 1 にかかる画像処理装置の画像処理プロセッサの処理の概要を示すブロック図である。

【図 4】

実施の形態 1 にかかる画像処理装置の画像データ制御部の処理の概要を示すブロック図である。

【図 5】

実施の形態 1 にかかる画像処理装置のビデオ・データ制御部の処理の概要を示すブロック図である。

【図 6】

実施の形態 1 にかかる画像処理装置の画像メモリー・アクセス制御部 2 2 1 の処理の概要を示すブロック図である。

【図 7】

実施の形態 1 における画像処理装置のファクシミリ制御ユニットの構成を示すブロック図である。

【図 8】

画像処理装置がデジタル複合機の場合のユニット構成の一例を示すブロック図である。

【図 9】

実施の形態 1 における画像処理装置のデータ圧縮部の構成を示すブロック図である。

【図 1 0】

図 9 に示したデータ圧縮部の処理タイミングを示す説明図である。

【図 1 1】

単一の画像処理プロセッサを用いた場合の画像処理装置の別の構成例を示す図面である。

【図 1 2】

図 1 1 に示した画像処理プロセッサの構成の一例を示すブロック構成図である。

【図 1 3】

実施の形態 2 にかかる画像処理装置のハードウェア構成の一例を示すブロック図である。

【図 1 4】

識別データが付加された画像データを示す図である。

【図 1 5】

従来の両面複写機の構成の一例を示すブロック図である。

【図 1 6】

従来のメモリー制御ユニットにおけるデータ圧縮部の構成の一例を示すブロック図である。

【図 1 7】

図 1 6 に示したデータ圧縮部の処理タイミングを示す説明図である。

【図 1 8】

データ圧縮部で圧縮される画像データの一例を示す図である。

【符号の説明】

- 1 0 0 画像データ制御ユニット
- 1 0 1 画像読取ユニット
- 1 0 2 画像メモリー制御ユニット
- 1 0 3 画像処理ユニット
- 1 0 4 画像書込ユニット
- 2 0 1 読取ユニット

- 2 0 1 a 表面読取ユニット
- 2 0 1 b 裏面読取ユニット
- 2 0 2 センサー・ボード・ユニット
- 2 0 2 a 表面センサー・ボード・ユニット
- 2 0 2 b 裏面センサー・ボード・ユニット
- 2 0 3 画像データ制御部
- 2 0 3 a 表面画像データ制御部
- 2 0 3 b 裏面画像データ制御部
- 2 0 4 画像処理プロセッサ
- 2 0 4 a 表面画像処理プロセッサ
- 2 0 4 b 裏面画像処理プロセッサ
- 2 0 5 ビデオ・データ制御部
- 2 0 6 作像ユニット
- 2 1 0 シリアルバス
- 2 1 1 プロセス・コントローラー
- 2 2 0 パラレルバス
- 2 2 1 画像メモリー・アクセス制御部
- 2 2 2 メモリー・モジュール
- 2 2 4 ファクシミリ制御ユニット
- 2 3 1 システム・コントローラー
- 2 3 4 操作パネル
- 3 0 2 スキャナー画像処理部
- 3 0 5 画質処理部
- 4 0 1 画像データ入出力制御部
- 4 0 2 a 表面画像データ入力制御部
- 4 0 2 b 裏面画像データ入力制御部
- 4 0 3 データ圧縮部
- 4 0 5 パラレルデータ I / F
- 4 0 6 データ伸張部

- 4 1 0 コマンド制御部
- 4 1 1 データ圧縮伸張部
- 5 0 1 エッジ平滑処理部
- 5 0 2 パルス制御部
- 5 0 5 データ変換部
- 6 0 3 メモリー・アクセス制御部
- 6 0 5 ビデオ制御部
- 6 0 6 データ圧縮部
- 6 0 7 データ伸張部
- 7 0 3 ファクシミリ画像処理部
- 7 0 4 画像メモリー
- 7 0 7 画像圧縮伸張部
- 8 0 0 画像エンジン制御ユニット
- 9 0 1 ラインメモリー群
 - 9 0 1 a 表面ラインメモリー群
 - 9 0 1 b 裏面ラインメモリー群
- 9 0 2 圧縮器
- 9 0 3 出力切替器
 - 9 0 3 a 表面出力切替器
 - 9 0 3 b 裏面出力切替器
- 9 0 4, 9 0 4 1, 9 0 4 2, 9 0 4 3, 9 0 4 4 入力切替器
- 1 1 0 1 画像処理プロセッサ
- 1 2 0 1 スキャナー画像処理部
 - 1 2 0 1 a 表面スキャナー画像処理部
 - 1 2 0 1 b 裏面スキャナー画像処理部
- 1 3 0 1 画像処理装置
- 1 5 0 1 読取ユニット
- 1 5 0 2 画像処理ユニット
- 1 5 0 3 ビデオ制御部

1 5 0 4 読取ユニット

1 5 0 5 メモリー制御ユニット

1 5 0 6 メモリー・モジュール

1 5 1 1 マザーボード

1 5 1 2 ファクシミリ制御ユニット

1 5 1 3 プリンター制御ユニット

1 5 1 4 スキャナー制御ユニット

1 5 1 5 a 表面画像転送バス

1 5 1 5 b 裏面画像転送バス

1 6 0 1 データ圧縮部

1 6 0 3 圧縮器

1 6 0 3 a 表面圧縮器

1 6 0 3 b 裏面圧縮器

1 6 0 4 制御部

1 6 0 5 ラインメモリー群

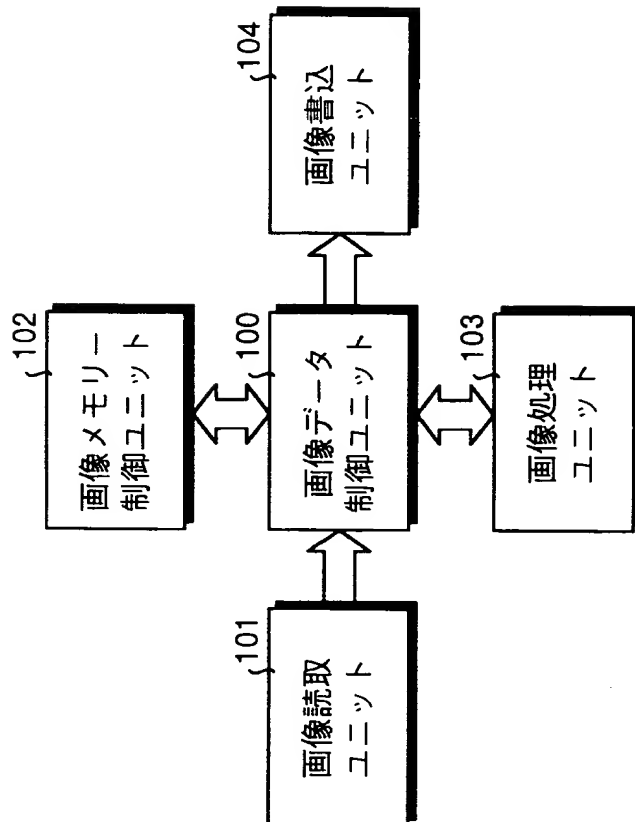
FM1, FM1 a, FM1 b, FM2 a, FM3 a, FM4 a, FM5 a F I

FOメモリー

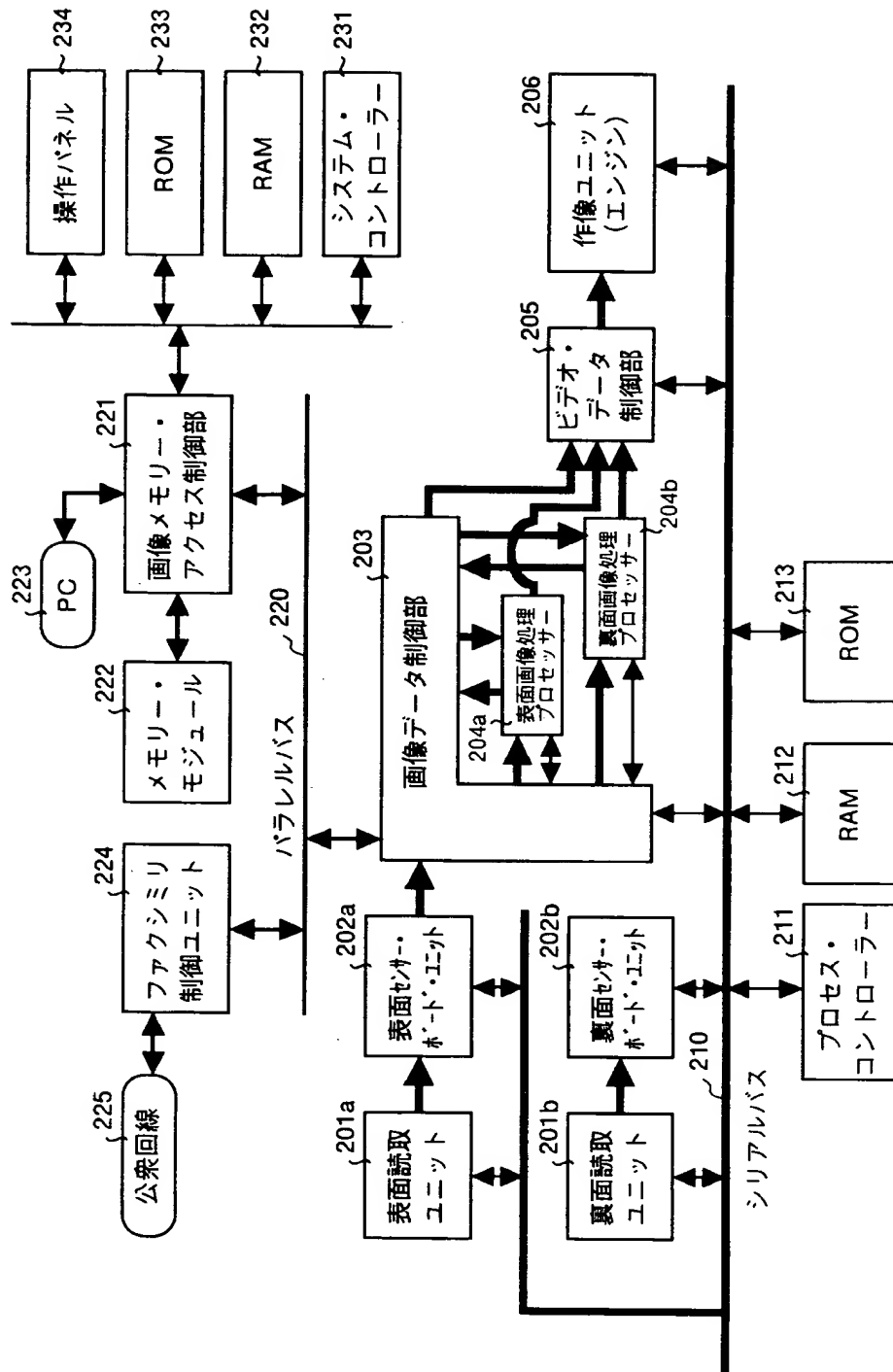
TL4, TL4 a, TL4 b スルーライン

【書類名】 図面

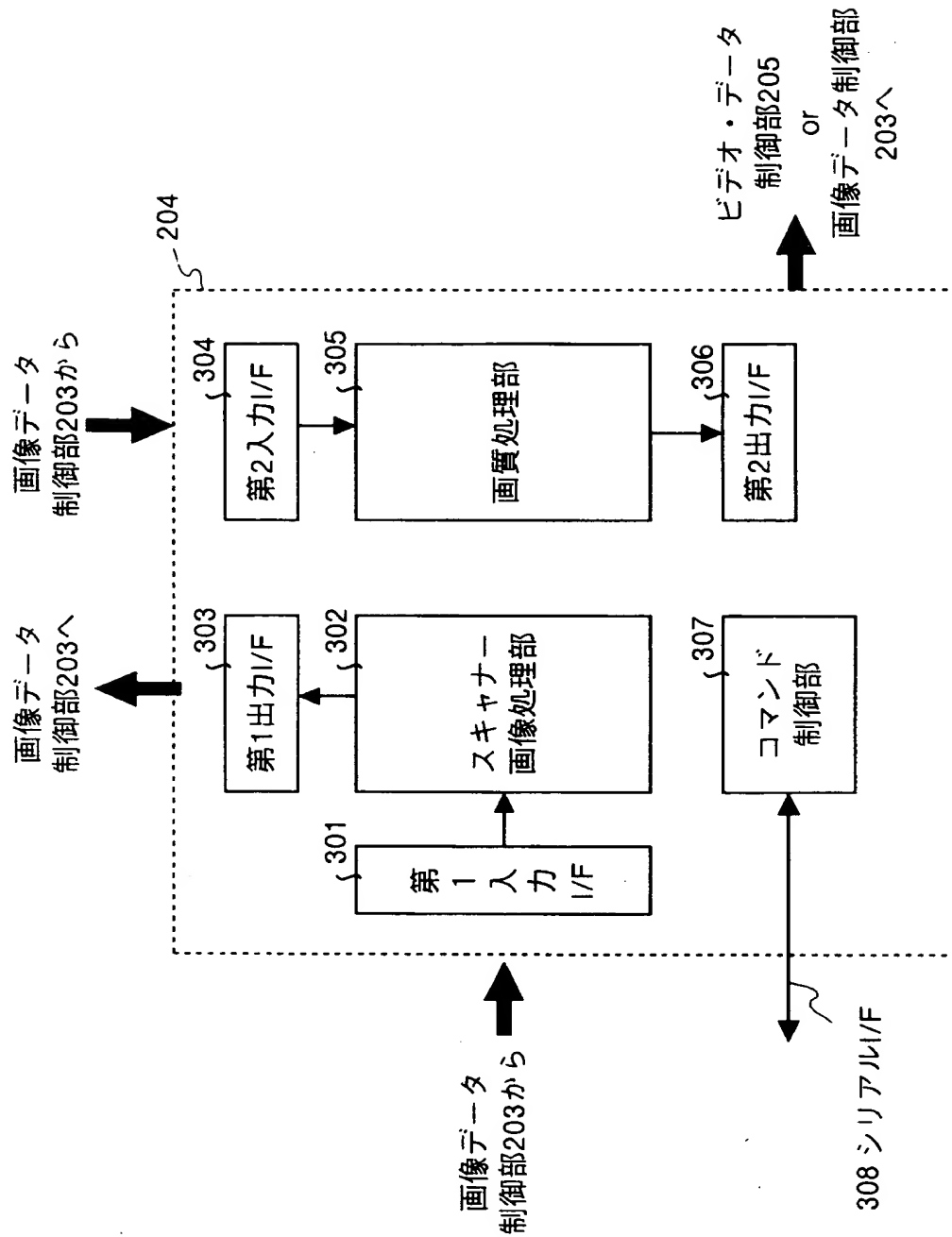
【図 1】



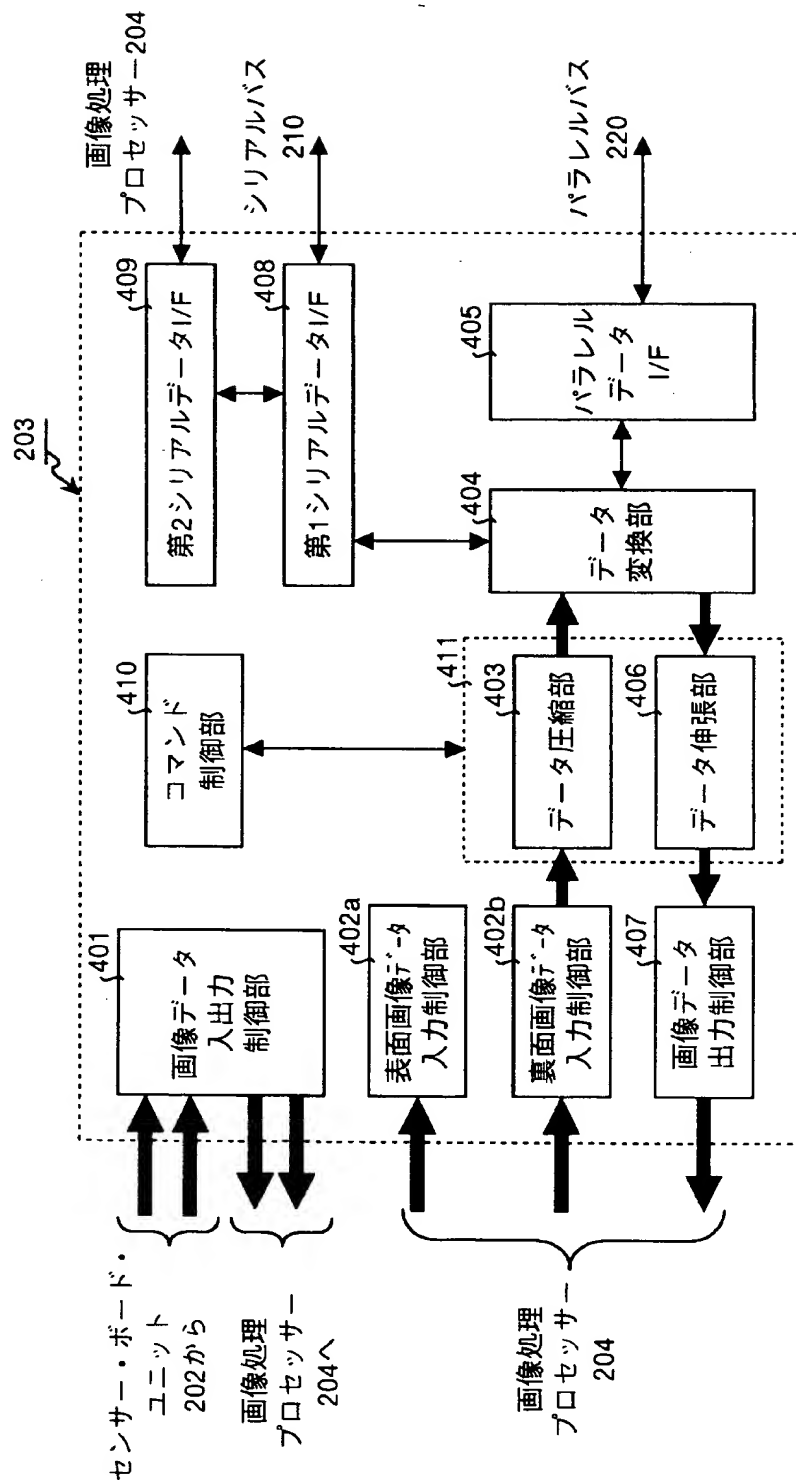
【図 2】



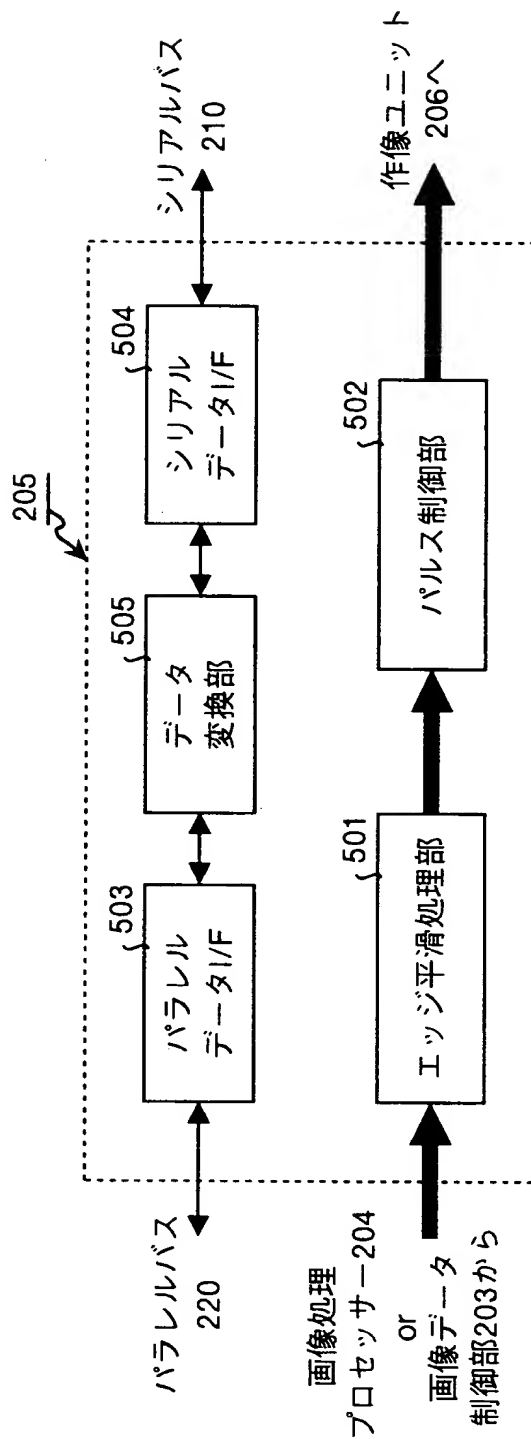
【図 3】



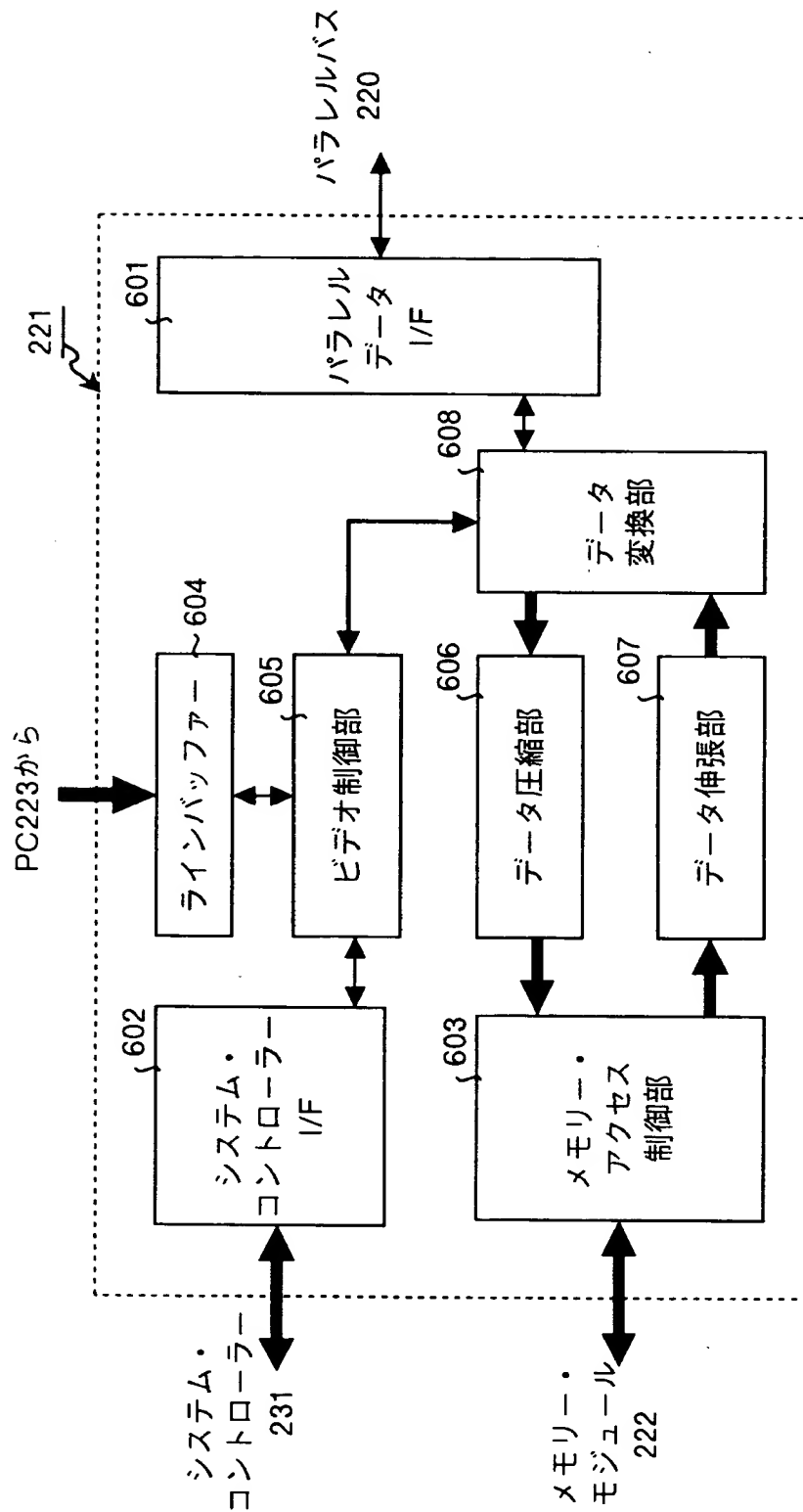
【図 4】



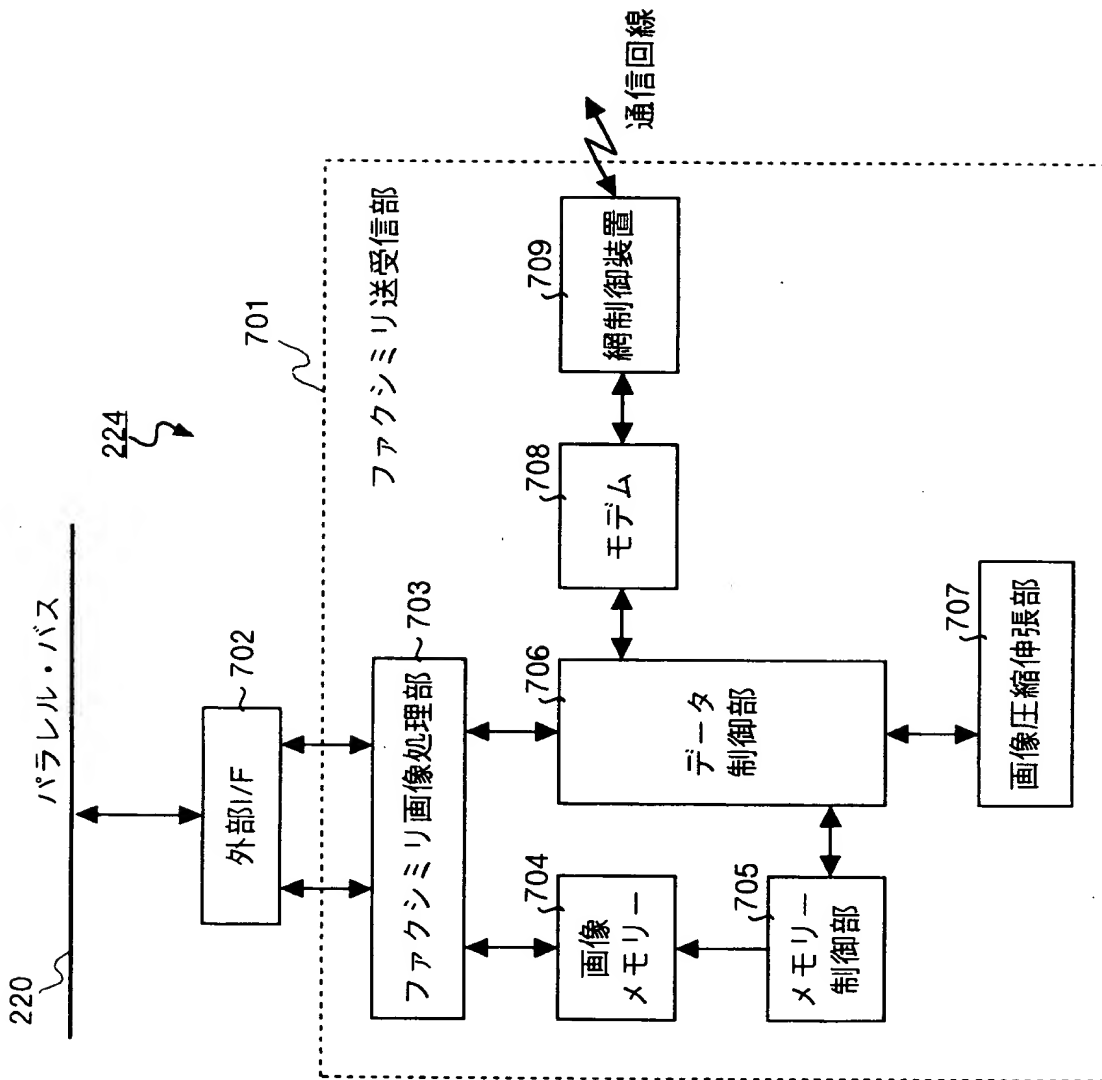
【図 5】



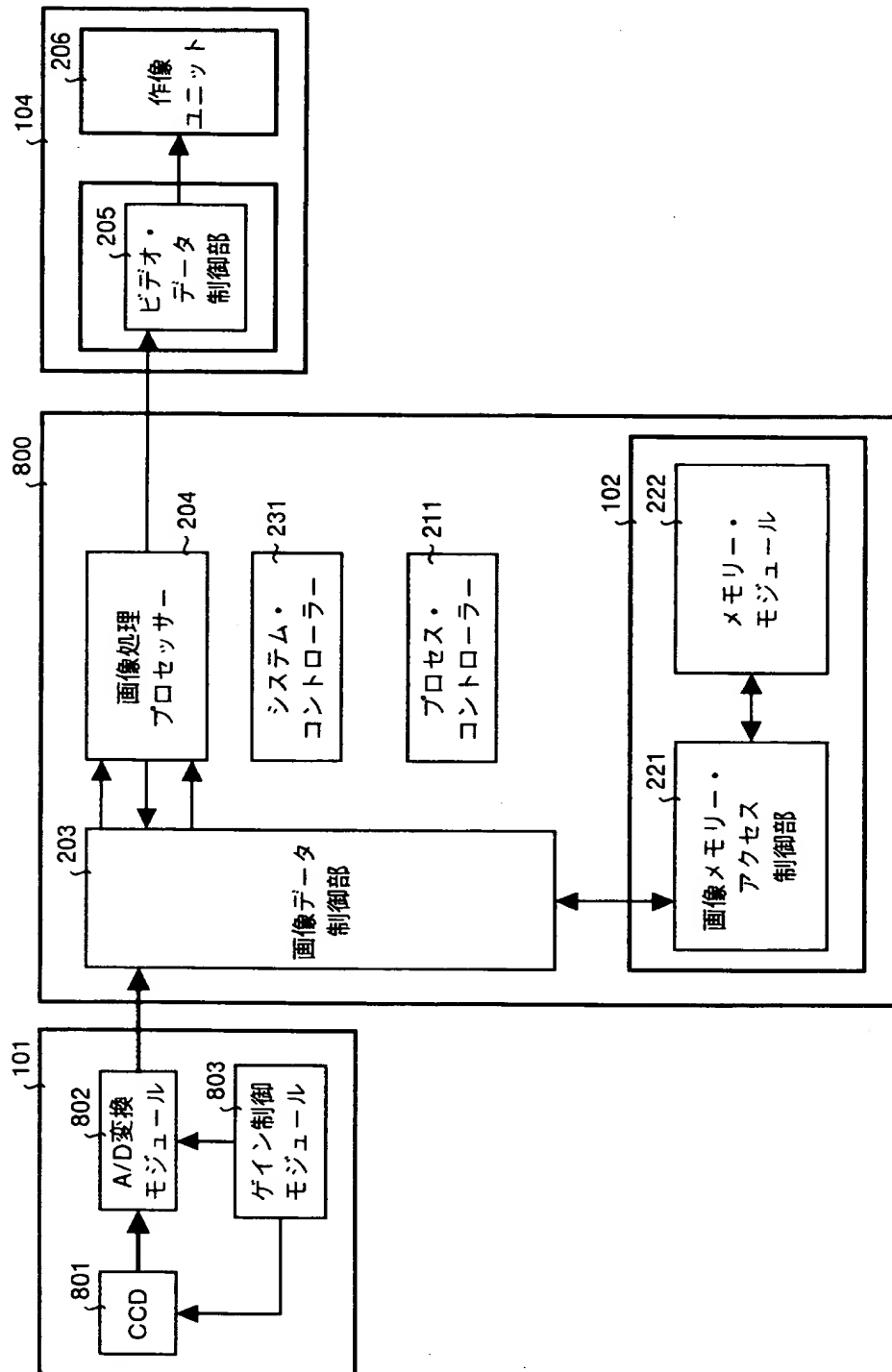
【図 6】



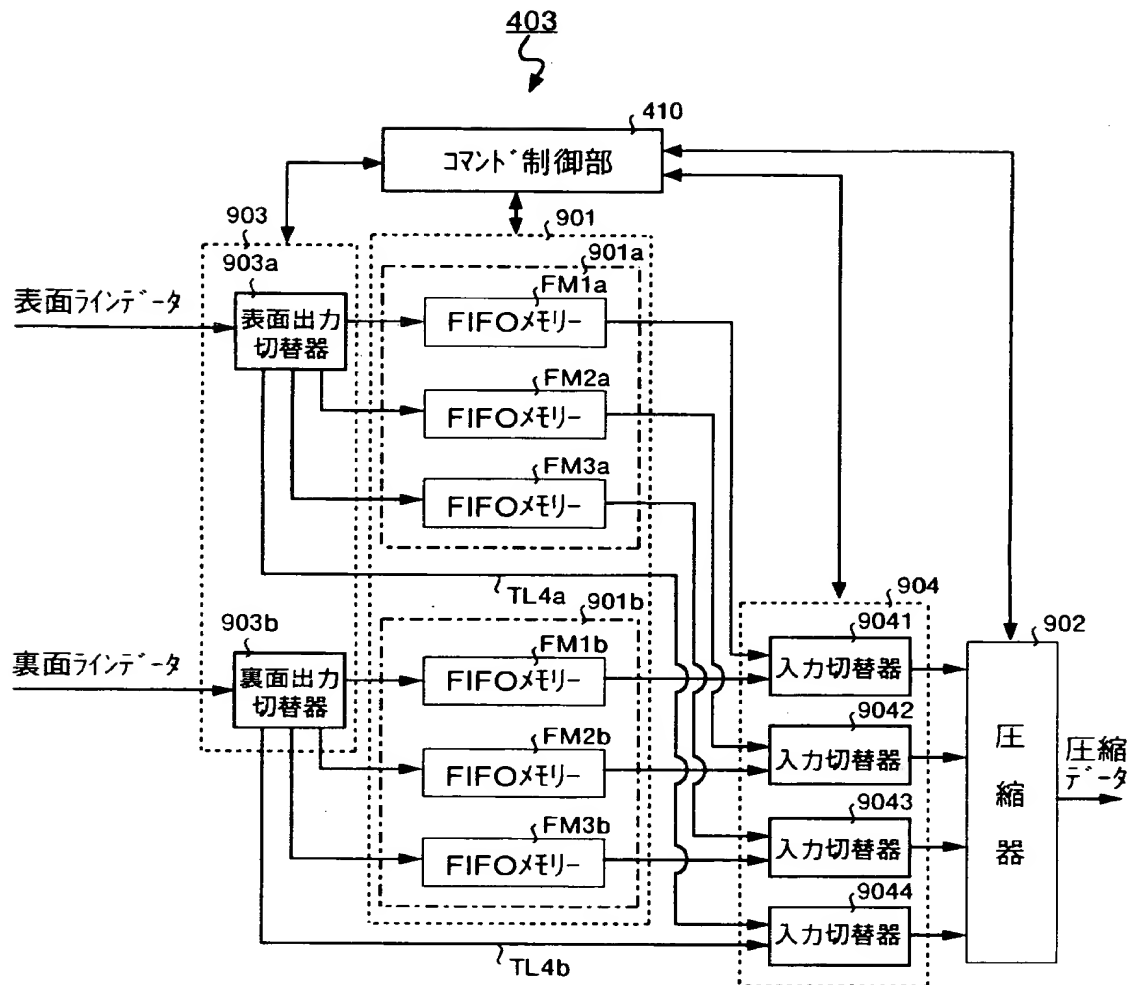
【図 7】



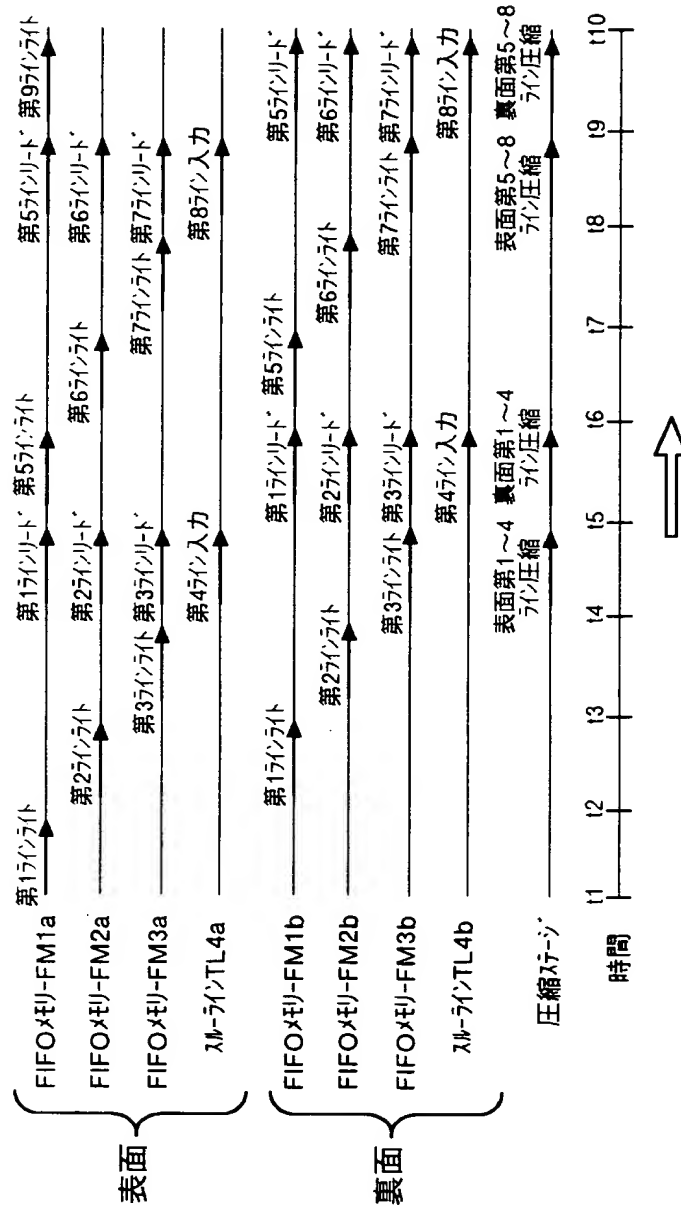
【図 8】



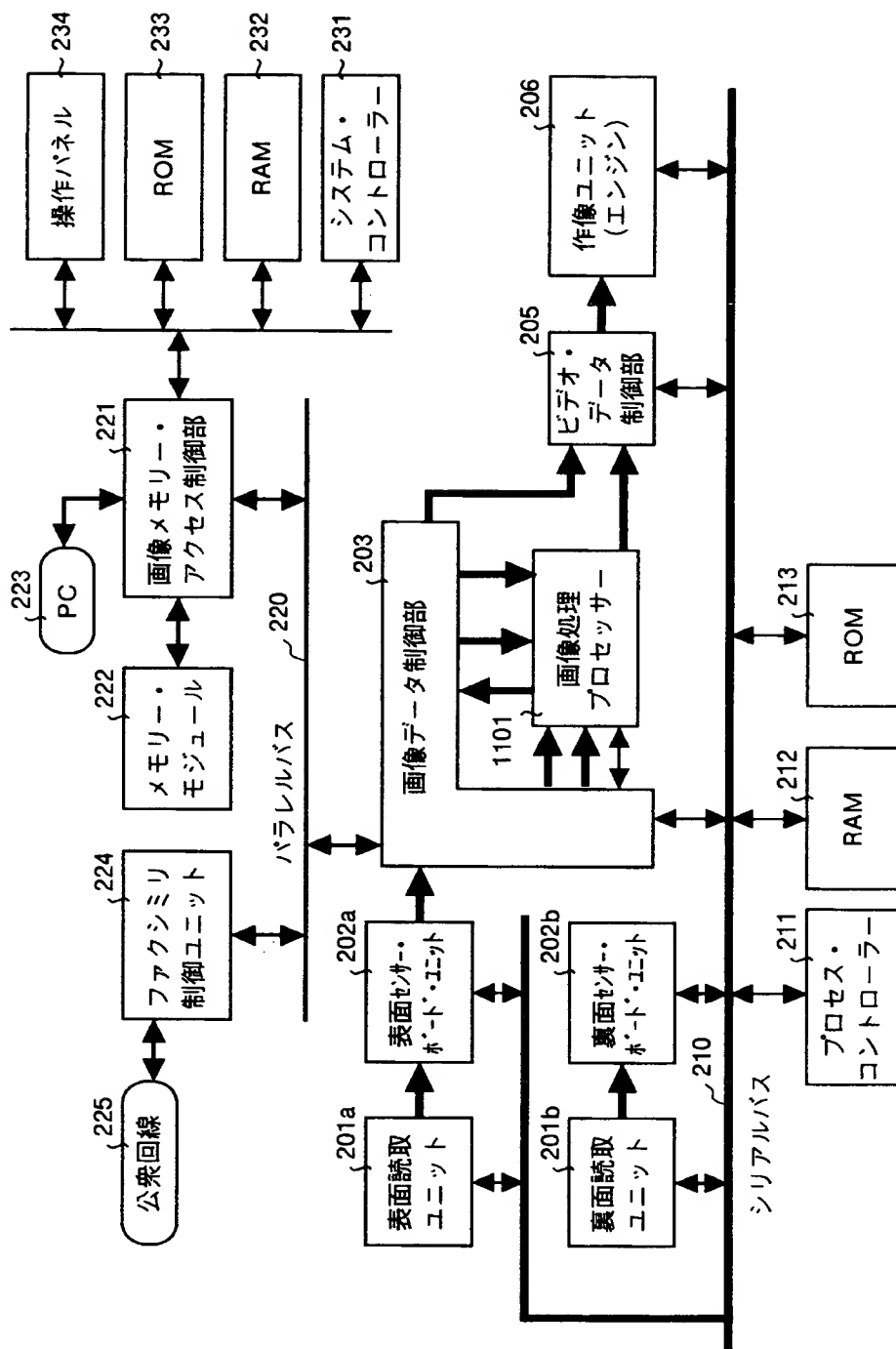
【図 9】



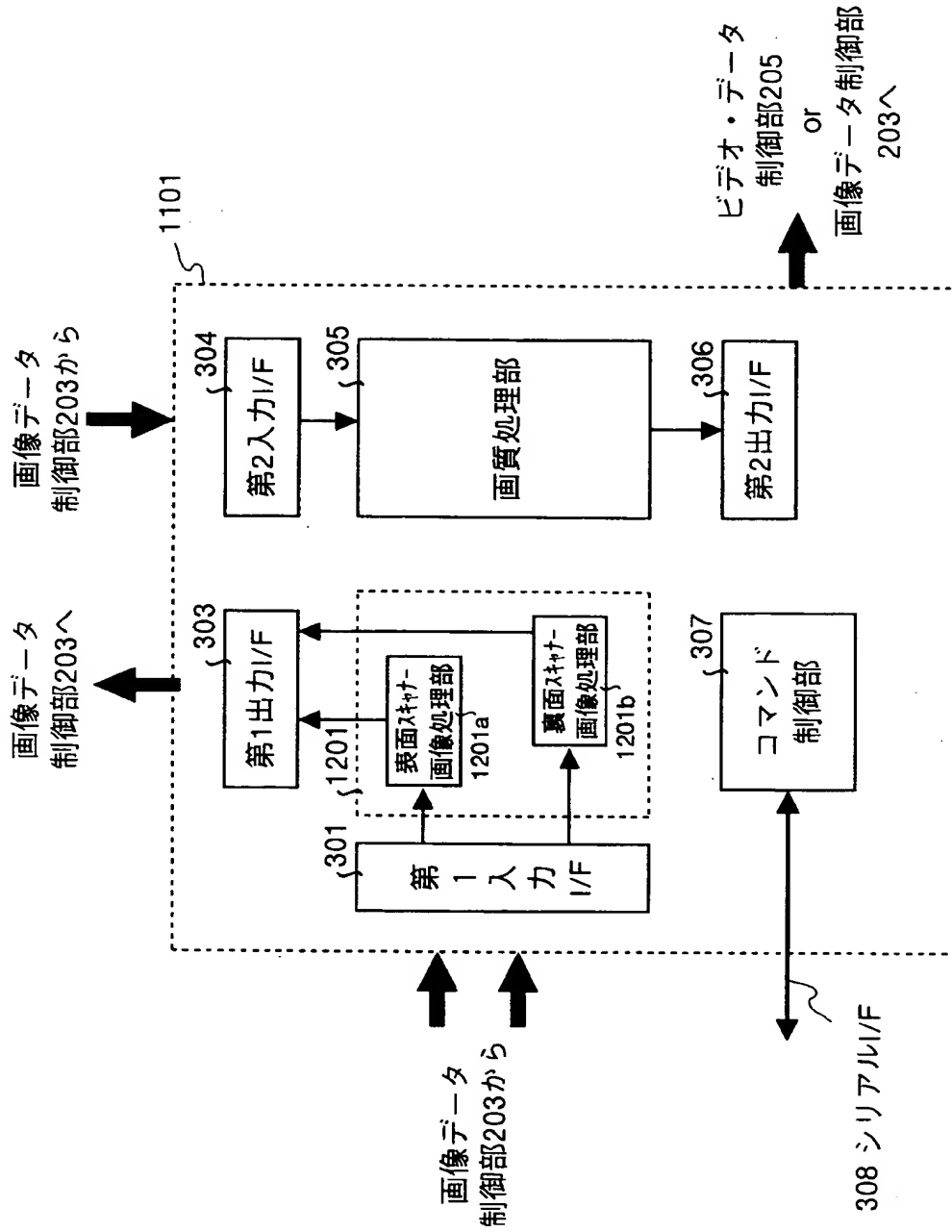
【図 1 0】



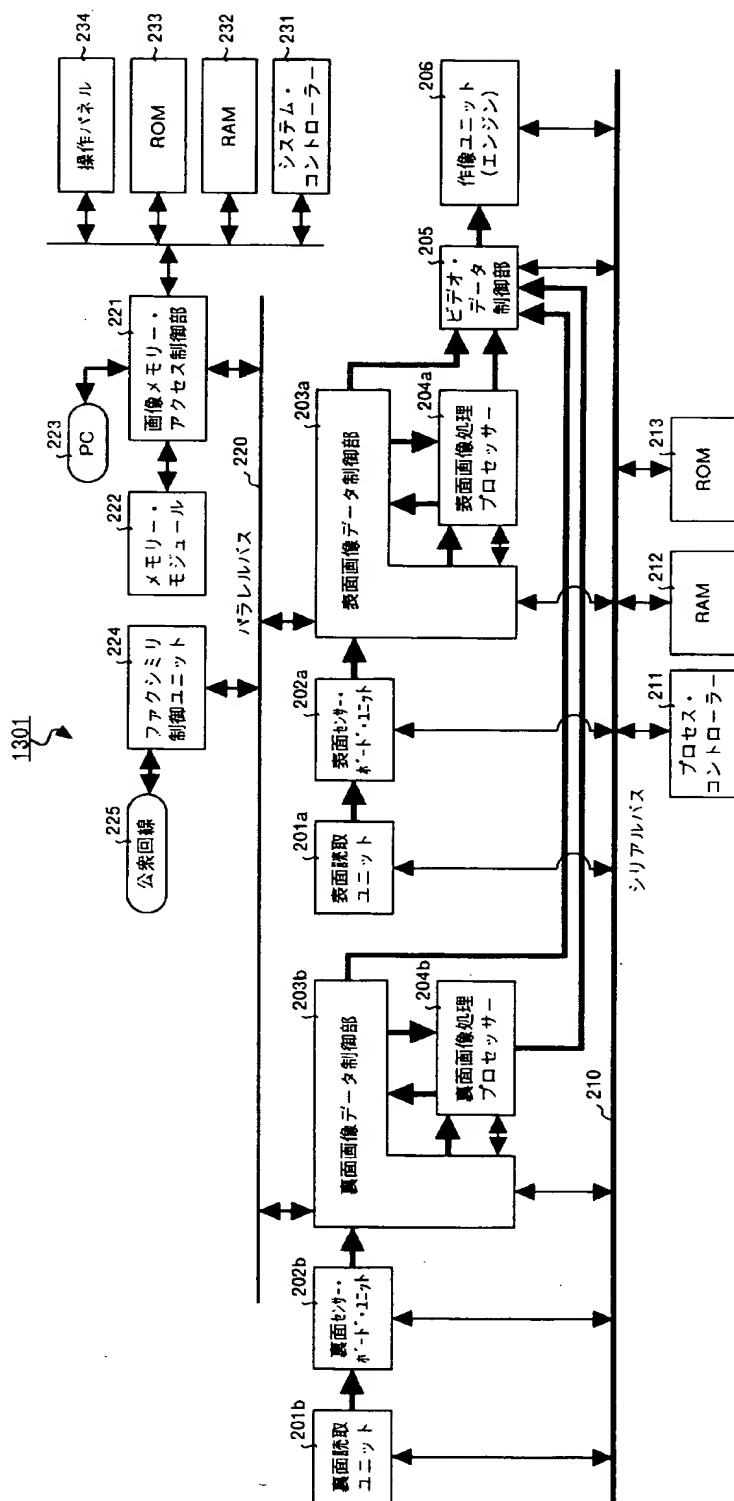
【図 11】



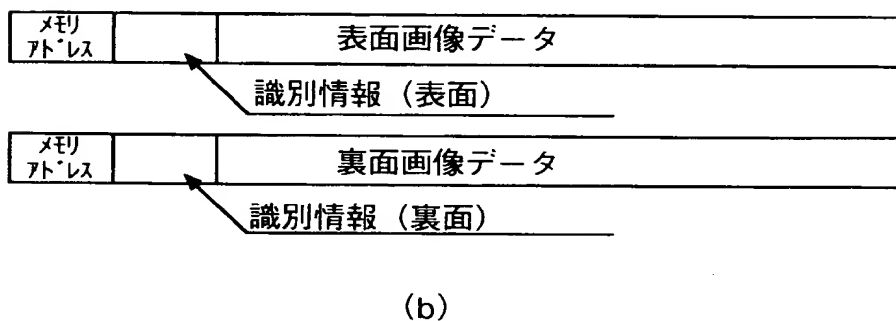
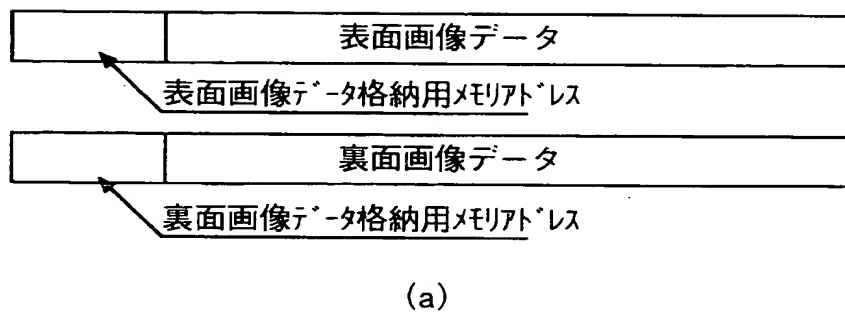
【図 1 2】



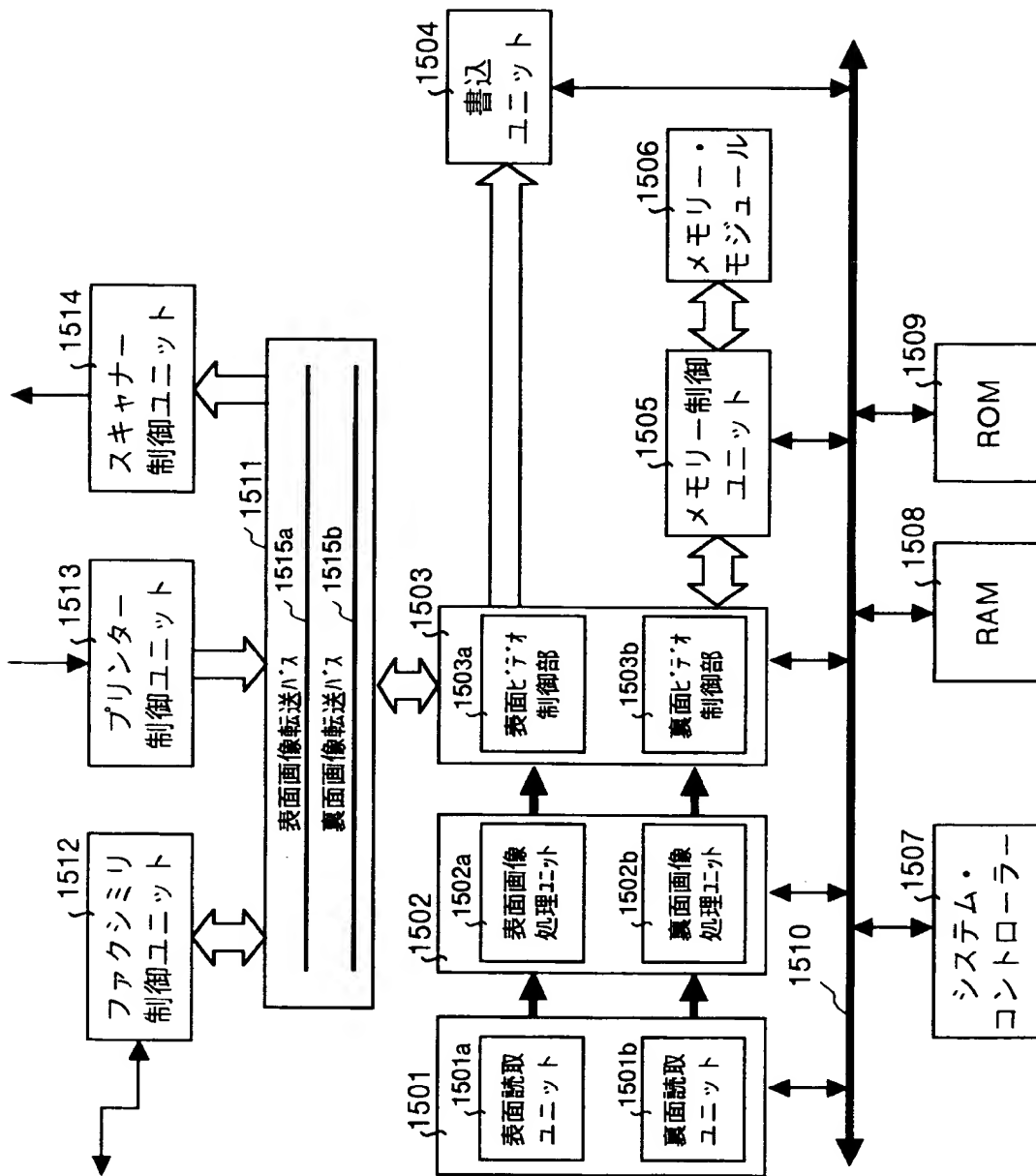
【図 13】



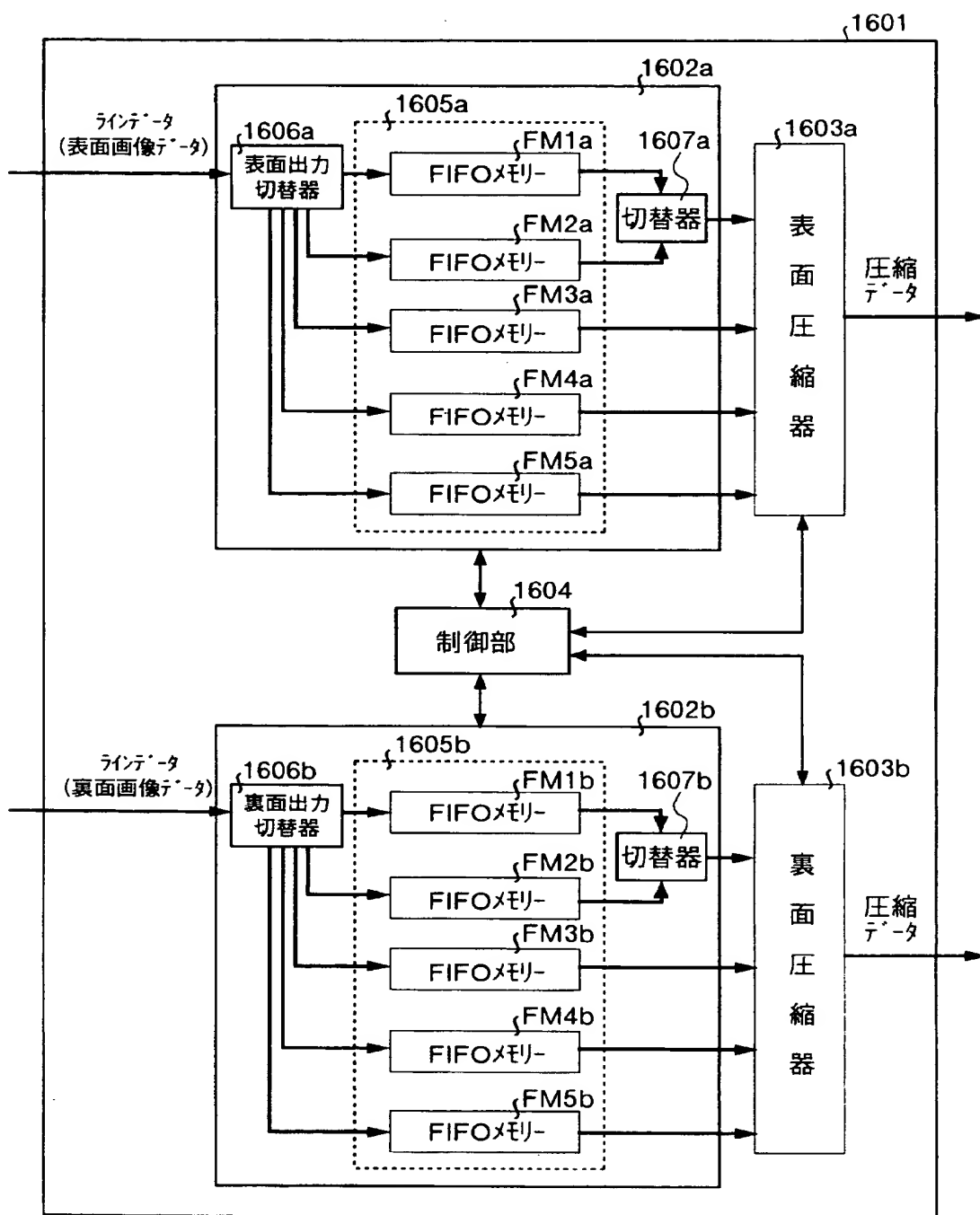
【図 1 4】



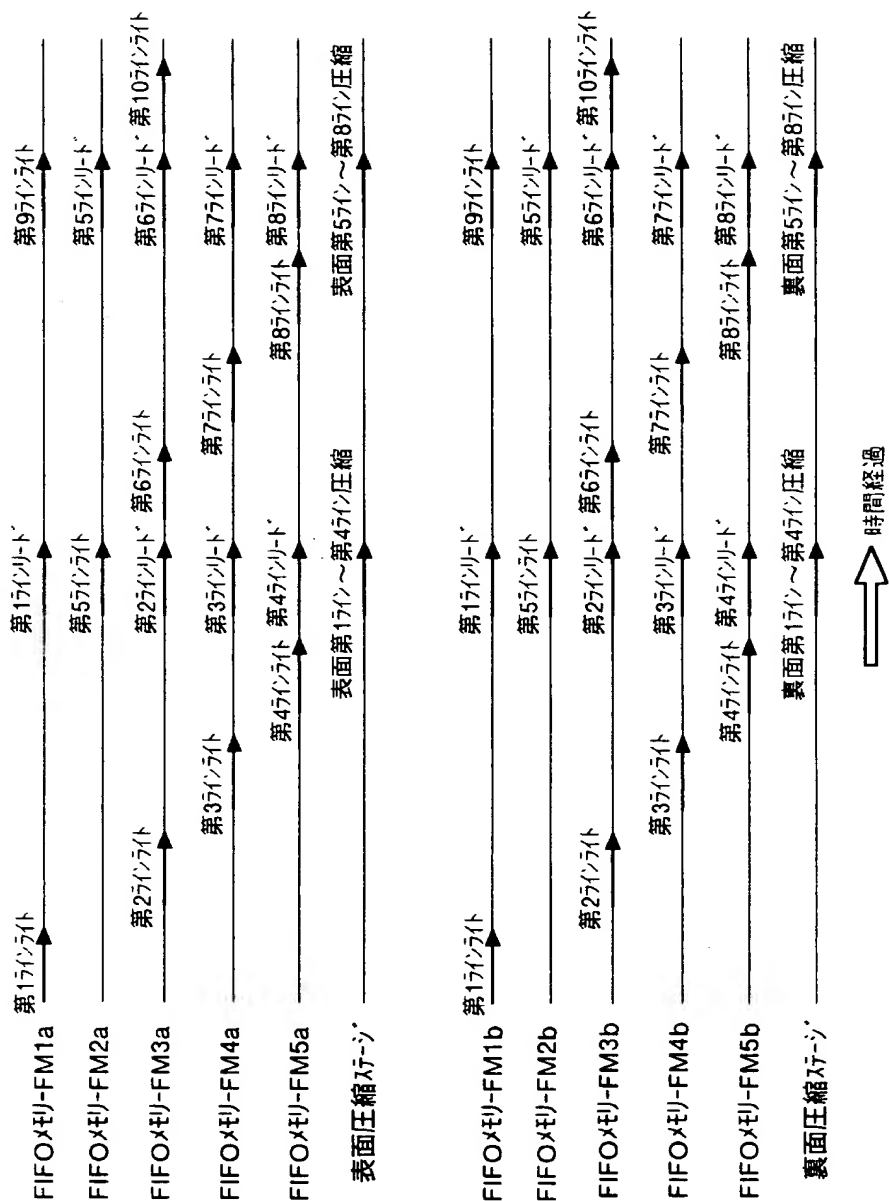
【図 15】



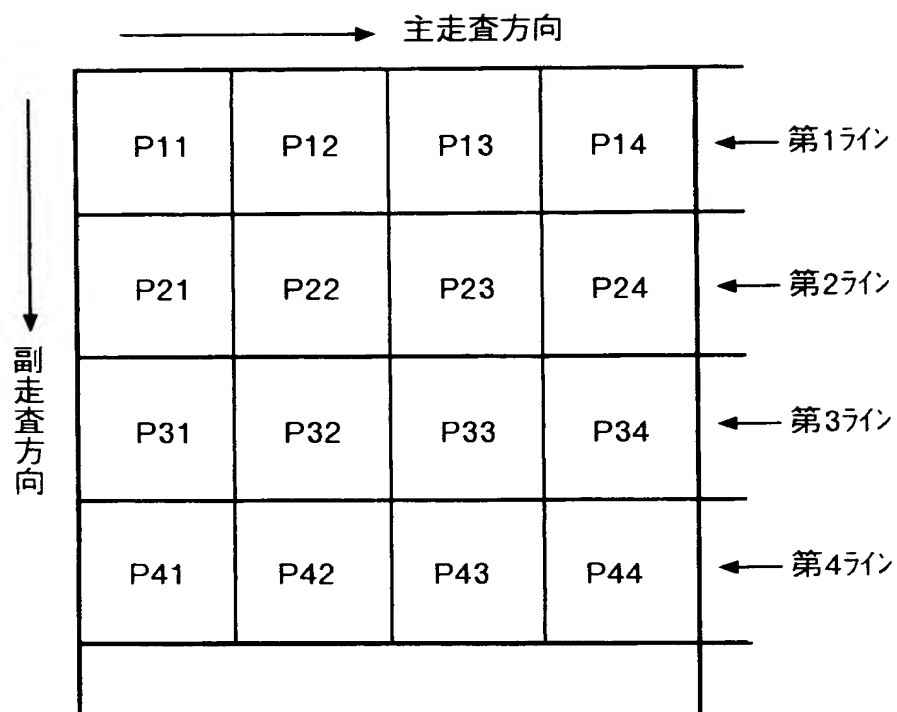
【図 1 6】



【図 1 7】



【図 1 8】



【書類名】 要約書

【要約】

【課題】 原稿の両面を同時に読み取りつつ、処理回路の削減を図ることのできる画像処理装置を提供すること。

【解決手段】 画像処理装置は、原稿の表裏両面の画像データを同時に読み取る画像読取ユニット（図示せず）と、画像データに圧縮処理をおこなう圧縮器 9 0 2 と、を備え、コマンド制御部 4 1 0 が、出力切替器 9 0 3、入力切替器 9 0 4 およびラインメモリー群 9 0 1 を制御して、画像読取ユニットにより読み取られた表面の画像データを圧縮する圧縮処理と画像読取ユニットにより読み取られた裏面の画像データを圧縮する圧縮処理との間に時間差を生じるようなタイミングで表面と裏面の画像データを圧縮器 9 0 2 へ送出する。

【選択図】 図 9

出 願 人 履 歴 情 報

識別番号 [000006747]

1. 変更年月日	1990年 8月24日
[変更理由]	新規登録
住 所	東京都大田区中馬込1丁目3番6号
氏 名	株式会社リコー